

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-110121

(43)Date of publication of application : 11.04.2003

(51)Int.Cl.

H01L 31/02
H01L 25/16
H01S 5/022
H05K 1/18
H05K 3/34
H05K 7/12

(21)Application number : 2001-299672

(71)Applicant : IBIDEN CO LTD

(22)Date of filing : 28.09.2001

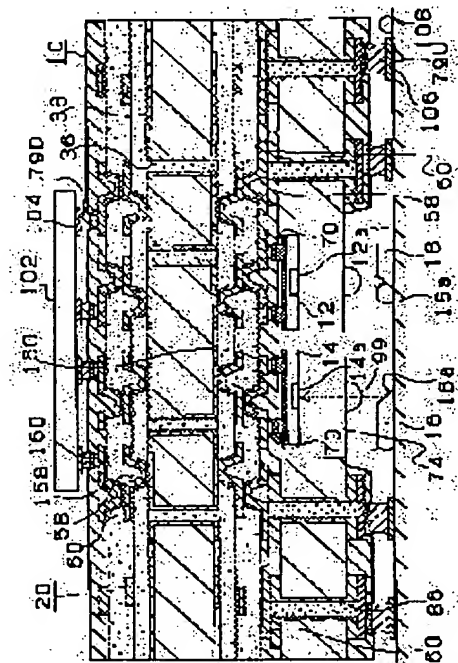
(72)Inventor : YAMADA KAZUHITO
NISHIMURA KENJI
TANAKA HIRONORI

(54) METHOD FOR MANUFACTURING SUBSTRATE FOR MOUNTING OPTICAL ELEMENT AND SUBSTRATE FOR MOUNTING OPTICAL ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a substrate for mounting an optical element in which the optical element can be properly positioned.

SOLUTION: The method for manufacturing the substrate for mounting the optical element comprises a step of fixing a photodetector 14 and a light emitting element 12 to a conductive pad 160 via a solder 70 reflowing to a package substrate 10. The photodetector 14 and the element 12 can be properly positioned to the substrate 10. Accordingly, the end face 16a of an optical waveguide 16 to the photodetector 14 and the end face 18a of an optical waveguide 18 to the element 18 can be correctly aligned.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2003-110121

(P2003-110121A)

(43) 公開日 平成15年4月11日 (2003.4.11)

(51) Int.Cl.⁷

識別記号

F I

テマコード^{*}(参考)

H 0 1 L 31/02

H 0 1 L 25/16

A 4 E 3 5 3

25/16

H 0 1 S 5/022

5 E 3 1 9

H 0 1 S 5/022

H 0 5 K 1/18

R 5 E 3 3 6

H 0 5 K 1/18

5 0 5 A 5 F 0 7 3

3/34

5 0 5

7/12 V 5 F 0 8 8

審査請求 未請求 請求項の数 7 O L (全 24 頁) 最終頁に続く

(21) 出願番号

特願2001-299672(P2001-299672)

(71) 出願人 000000158

イビデン株式会社

岐阜県大垣市神田町2丁目1番地

(72) 発明者 山田 和仁

岐阜県揖斐郡揖斐川町北方1-1 イビデ

ン株式会社内

(72) 発明者 西村 研治

岐阜県揖斐郡揖斐川町北方1-1 イビデ

ン株式会社内

(74) 代理人 100095795

弁理士 田下 明人 (外1名)

(22) 出願日

平成13年9月28日 (2001.9.28)

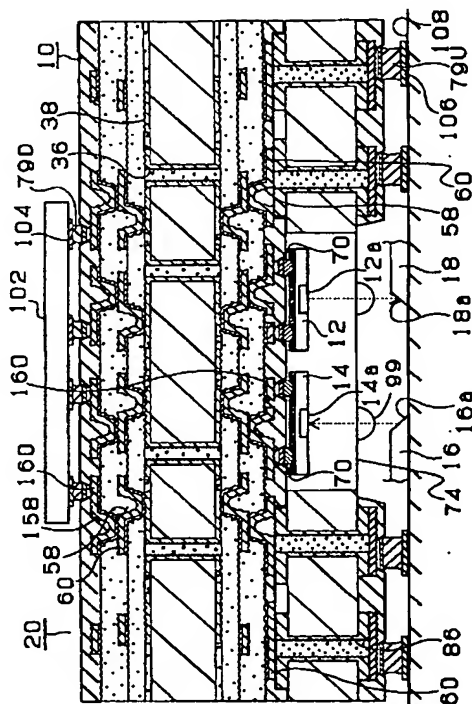
最終頁に続く

(54) 【発明の名称】 光学素子実装用基板の製造方法及び光学素子実装用基板

(57) 【要約】

【課題】 光学素子を適正に位置決めできる光学素子実装用基板の製造方法を提供する。

【解決手段】 受光素子14及び発光素子12を、パッケージ基板10に対してリフローを行った半田70を介して介して導電パッド160に固定する。このリフローの際のセルフアライメントにより、パッケージ基板10に対して受光素子14及び発光素子12を適正に位置決めできる。従って、光導波路16の端面16aと受光素子14、及び、光導波路18の端面18aと発光素子18とを正しく位置合わせすることが可能である。



1

【特許請求の範囲】

【請求項 1】 少なくとも以下の (a) ~ (d) の工程を有する、端子を備える光学素子を基板上に実装する光学素子実装用基板の製造方法：

(a) 前記基板の光学素子取り付け位置に金属パッドへ至る開口を形成する工程；

(b) 前記開口に熱可塑性の接着剤を載置する工程；

(c) 端子に接着剤取り付け部を形成した前記光学素子を、前記接着剤上に載置する工程；

(d) 前記熱可塑性の接着剤を加熱溶解し、該接着剤を介して前記光学素子を前記金属パッドへ固定する工程。

【請求項 2】 少なくとも以下の (a) ~ (d) の工程を有する、端子を備える光学素子を基板上に実装する光学素子実装用基板の製造方法：

(a) 前記基板表面のソルダーレジスト層の光学素子取り付け位置に金属パッドへ至る開口を形成する工程；

(b) 前記開口に低融点金属を載置する工程；

(c) 端子へ至る開口を備えるソルダーレジスト層を形成した前記光学素子を、前記低融点金属に載置する工程；

(d) 前記低融点金属を加熱溶解し、該低融点金属を介して前記光学素子の端子を金属パッドへ接続する工程。

【請求項 3】 更に、前記光学素子の裏面と光学素子実装用基板との間にアンダーフィル樹脂を充填する工程を備える請求項 2 の光学素子実装用基板の製造方法。

【請求項 4】 光学素子を実装する光学素子実装用基板であって、表面のソルダーレジスト層の光学素子取り付け位置の開口の金属パッドに、加熱溶解により一旦熔融した低融点金属を介して、光学素子の端子を接続したことを特徴とする光学素子実装用基板。

【請求項 5】 光学素子の裏面と光学素子実装用基板の表面との間に樹脂封止がなされていることを特徴とする請求項 4 の光学素子実装用基板。

【請求項 6】 光学素子の表面上に透光性樹脂層が配設されていることを特徴とする請求項 4 又は請求項 5 の光学素子実装用基板。

【請求項 7】 前記光学素子の裏面側に、光学素子の受又は発光部の中心から点対象の位置に 2 以上の端子を設け、前記光学素子実装用基板側の金属パッドと接続したことを特徴とする請求項 4 ~ 請求項 6 のいずれか 1 の光学素子実装用基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、光学素子、基板上に光学素子を搭載する光学素子実装用基板、また、基板上に光学素子と IC チップとを実装する IC チップ実装用基板、及び、この製造方法に関する。

【0002】

【従来の技術】 近年、通信分野を中心として光ファイバ

2

に注目が集まっている。特に IT (情報技術) 分野においては、高速インターネット網の整備に、光ファイバを用いた通信技術が必要となる。光ファイバは、低損失、高帯域、細径・軽量、無誘導、省資源等の特徴を有しており、この特徴を有する光ファイバを用いた通信システムでは、従来のメタリックケーブルを用いた通信システムに比べ、中継器数を大幅に削減することができ、建設、保守が容易になり、通信システムの経済化、高信頼性化を図ることができる。

【0003】 また、光ファイバは、一つの波長の光だけでなく、多くの異なる波長の光を 1 本の光ファイバで同時に多重伝送することができるため、多様な用途に対応可能な大容量の伝送路を実現することができ、映像サービス等にも対応することができる。

【0004】 そこで、このようなインターネット等のネットワーク通信においては、光ファイバで用いた光通信を、基幹網の通信のみならず、基幹網と端末機器 (パソコン、モバイル、ゲーム等) との通信や、端末機器同士との通信にも用いることが提案されている。

【0005】 このように基幹網と端末機器との通信等に光通信を用いる場合、端末機器において情報 (信号) 処理を行う IC が、電気信号で動作するため、端末機器には、光→電気変換器や電気→光変換器等の光信号と電気信号とを変換する装置 (以下、光/電気変換器ともいう) を取り付け必要がある。かかる端末機器で、IC チップと共に、光信号を処理する受光素子や発光素子等の光学部品等を実装し、これらに電気配線や光導波路を接続し、信号伝送および信号処理を行うことが検討されている。

【0006】 係る端末機器で、光学素子は、光学素子実装用基板に樹脂結合法により搭載される。この樹脂結合法では、エポキシ系樹脂やポリイミド系樹脂等の熱硬化性樹脂を主剤とし、これらの樹脂成分以外に硬化剤やフィラー、溶剤等を含むペーストを光学素子実装用基板に塗布し、次いで、光学素子をペースト上に載置した後、該ペーストを加熱硬化させることにより光学素子を取り付ける。

【0007】

【発明が解決しようとする課題】 上述した光学素子の取り付け方法では、光学素子を適正な位置に搭載することが困難であった。まず、光学素子を適正な位置に搭載すること自体が困難であり、例え、適正な位置に光学素子を搭載できても、後工程で半田パンプ等のリフローを繰り返すため、リフローの熱により光学素子を光学素子実装用基板に固定する上記樹脂が軟化して、光学素子の位置がずれてしまっていた。

【0008】 ここで、光学素子の位置がずれると、光学素子実装用基板の外部光導波路からの光信号の受光、及び、外部光導波路への光信号の伝達が適正に行えなくなる。

3

【0009】本発明は、上述した課題を解決するためになされたものであり、その目的とするところは、光学素子を適正に位置決めできる光学素子実装用基板の製造方法、及び、外部の光導波路又は光ファイバーとの光信号の伝達を適正に行い得る光学素子実装用基板を提供することにある。

【0010】

【課題を解決するための手段】上記課題を解決するため請求項1は、少なくとも以下の(a)～(d)の工程を有する、端子を備える光学素子を基板上に実装することを技術的特徴とする：

(a) 前記基板の光学素子取り付け位置に金属パッドへ至る開口を形成する工程；

(b) 前記開口に熱可塑性の接着剤を載置する工程；

(c) 端子に接着剤取り付け部を形成した前記光学素子を、前記接着剤上に載置する工程；

(d) 前記熱可塑性の接着剤を加熱溶解し、該接着剤を介して前記光学素子を前記金属パッドへ固定する工程。

【0011】請求項1の光学素子実装用基板の製造方法では、光学素子を、光学素子取り付け位置に形成した開口に、熱可塑性の接着剤を加熱溶解し固定する。この加熱溶解の際に熱可塑性の接着剤によるセルフアライメントが働き、光学素子実装用基板に対して光学素子を適正に位置決めできる。従って、光導波路、光ファイバ等の光路に対して光学素子を正しく位置合わせすることが可能である。更に、後工程で熱が加わり、光学素子を固定する熱可塑性の接着剤が軟化しても、セルフアライメントが働くため、光学素子の位置がずれることがない。

【0012】また、請求項2は、少なくとも以下の

(a)～(d)の工程を有する、端子を備える光学素子を基板上に実装することを技術的特徴とする：

(a) 前記基板表面のソルダーレジスト層の光学素子取り付け位置に金属パッドへ至る開口を形成する工程；

(b) 前記開口に低融点金属を載置する工程；

(c) 端子へ至る開口を備えるソルダーレジスト層を形成した前記光学素子を、前記低融点金属に載置する工程；

(d) 前記低融点金属を加熱溶解し、該低融点金属を介して前記光学素子の端子を金属パッドへ接続する工程。

【0013】請求項2の光学素子実装用基板の製造方法では、光学素子を、ソルダーレジスト層の光学素子取り付け位置に形成した開口内の金属パッドに、低融点金属を加熱溶解し固定する。この加熱溶解の際に低融点金属によるセルフアライメントが働き、光学素子実装用基板に対して光学素子を適正に位置決めできる。従って、光導波路、光ファイバ等の光路に対して光学素子を正しく位置合わせすることが可能である。更に、後工程で熱が加わり、光学素子を固定する低融点金属が軟化しても、セルフアライメントが働くため、光学素子の位置がずれることがない。

4

【0014】請求項3の光学素子実装用基板の製造方法では、前記光学素子の裏面と光学素子実装用基板との間にアンダーフィル樹脂を充填する。このため、後工程で熱が加わり、光学素子を固定する低融点金属が軟化した際に、アンダーフィル樹脂が充填されているため、位置ずれがなく、また、接続信頼性が低下することもない。

【0015】請求項4は、光学素子を実装する光学素子実装用基板であって、表面のソルダーレジスト層の光学素子取り付け位置の開口の金属パッドに、加熱溶解により一旦熔融した低融点金属を介して、光学素子の端子(入力出力用金属パッド及びダミーパッド)を接続したことを技術的特徴とする。

【0016】請求項4では、光学素子を、ソルダーレジスト層の光学素子取り付け位置に形成した開口に、低融点金属を加熱溶解し固定してある。この加熱溶解の際に低融点金属によるセルフアライメントが働き、光学素子実装用基板に対して光学素子を適正に位置決めできている。従って、光導波路、光ファイバ等の光路に対して光学素子を正しく位置合わせすることが可能であり、損失を発生させることなく光信号を送受できる。

【0017】請求項5では、光学素子の裏面と光学素子実装用基板の表面との間に樹脂封止がなされているため、低融点金属の接続信頼性が高い。

【0018】請求項6では、光学素子の表面上に透光性樹脂層が配設されているため、光学素子が周囲の雰囲気から影響を受けることがない。

【0019】請求項7では、光学素子の裏面側に、光学素子の受又は発光部の中心から点対象の位置に2以上の端子を設け、光学素子実装用基板側の端子(入力出力用金属パッド及びダミーパッド)と接続する。このため、受、発光部の中心が合うように、光学素子を光学素子実装用基板へ搭載することができる。従って、光導波路、光ファイバ等の光路に対して光学素子を正しく位置合わせすることが可能であり、損失を発生させることなく光信号を送受できる。

【0020】なお、低融点金属とは250℃以下で加熱溶解することができるものを意味する。具体的には、半田、金属ペーストなどが該当する。

【0021】

【発明の実施の形態】本発明の光学素子実装用基板を構成するICチップ実装用基板の製造方法は、光学素子挿入用基板とパッケージ基板とを別々に作製した後、両者を貼り合わせ、さらに所定の工程を経るものである。そこで、本明細書においては、まず、光学素子挿入用基板を作製する方法とパッケージ基板を作製する方法とをそれぞれ工程順に別々に説明し、その後、両者を貼り合わせてICチップ実装用基板とする工程について説明する。

【0022】(a) 光学素子挿入用基板の作製では、基板aの両面に導体回路を形成するとともに、上記基板

a を挟んだ導体回路間を接続するスルーホールを形成する導体回路形成工程 (a) を行う。具体的には、例えば、基板 a にドリル加工やレーザ処理等により貫通孔を形成した後、該貫通孔の壁面を含む基板 a の表面全体に無電解めっき処理等を施すことによりベタの導体層を形成し、次いで、導体層にパターン状にエッチング処理を施すことにより導体回路と基板 a を挟んだ導体回路間を接続するスルーホールとを形成することができる。また、予め、ベタの導体層が形成された基板に貫通孔を形成した後、該貫通孔の壁面に無電解めっき処理等を施し、さらに、導体層にエッチング処理を施すことにより導体回路とスルーホールとを形成してもよい。

【0023】また、基板 a に貫通孔を形成した後、基板 a の表面の一部にめっきレジストを形成し、次いで、貫通孔の壁面およびめっきレジスト非形成部に無電解めっき処理のみや、無電解めっき処理および電解めっき処理等を施すことにより導体層を形成し、さらに、めっきレジストの剥離を行うことにより導体回路とスルーホールとを形成してもよい。また、この工程において、基板 a に貫通孔を形成した後には、該貫通孔にデスマア処理を施すことが望ましい。上記デスマア処理としては、例えば、過マンガン酸やクロム酸等の酸化剤を用いて薬液処理や、プラズマを用いたドライ処理等が挙げられる。

【0024】上記基板 a としては、例えば、エポキシ樹脂、ポリエステル樹脂、ポリイミド樹脂、ビスマレイミドトリアジン樹脂 (BT 樹脂)、フェノール樹脂、これらの樹脂にガラス繊維等の補強材が含まれた樹脂

(例えば、ガラスエポキシ樹脂) 等からなる基板、FR-4 基板、FR-5 基板等が挙げられる。また、両面銅張積層基板や片面銅張積層基板、RCC 基板等をベタの導体層が形成された基板として用いてもよい。なお、コンフォーマル基板やアディティブ法で形成された基板を導体回路の形成された基板として用い、この基板に貫通孔の形成する処理とその壁面の導体層を形成する処理とを施し、導体回路とスルーホールとを形成してもよい。

【0025】上記スルーホールを形成した後には、該スルーホール内に樹脂充填材を充填し、樹脂充填材層を形成することが望ましい。なお、樹脂充填材の充填は、例えば、スルーホールに相当する部分に開口が形成されたマスクを基板上に載置し、スキージを用いて行うことができる。また、スルーホール内に樹脂充填材を充填する場合には、充填前にスルーホールの壁面に粗化面を形成しておくことが望ましい。これにより、スルーホールと樹脂充填材層との密着性がより向上するからである。

【0026】上記樹脂充填材としては、例えば、エポキシ樹脂と硬化剤と無機粒子とを含む樹脂組成物等が挙げられる。上記エポキシ樹脂としては特に限定されないが、ビスフェノール型エポキシ樹脂およびノボラック型エポキシ樹脂からなる群より選択される少なくとも一種が望ましい。ビスフェノール型エポキシ樹脂は、A 型や

F 型の樹脂を選択することにより、希釈溶媒を使用しなくてもその粘度を調製することができ、ノボラック型エポキシ樹脂は、高強度で耐熱性や耐薬品性に優れ、無電解めっき液等の強塩基性溶液中であっても分解せず、また、熱分解もしにくいからである。

【0027】上記ビスフェノール型エポキシ樹脂としては、ビスフェノール A 型エポキシ樹脂やビスフェノール F 型エポキシ樹脂が望ましく、低粘度で、かつ、無溶剤で使用することができる点からビスフェノール F 型エポキシ樹脂がより望ましい。また、上記ノボラック型エポキシ樹脂としては、フェノールノボラック型エポキシ樹脂およびクレゾールノボラック型エポキシ樹脂から選択される少なくとも一種が望ましい。

【0028】また、ビスフェノール型エポキシ樹脂とクレゾールノボラック型エポキシ樹脂とを混合して使用してもよい。この場合、ビスフェノール型エポキシ樹脂とクレゾールノボラック型エポキシ樹脂との混合比率は、重量比で $1/1 \sim 1/100$ であることが望ましい。

【0029】上記樹脂充填材に含まれる硬化剤としては特に限定されず、従来公知の硬化剤を用いることができ、例えば、イミダゾール系硬化剤、酸無水物硬化剤、アミン系硬化剤等が挙げられる。これらのなかでは、イミダゾール系硬化剤が望ましく、特に、 25°C において液状の 1-ベンジル-2-メチルイミダゾールや、1-シアノエチル-2-エチル-4-メチルイミダゾール、および、4-メチル-2-エチルイミダゾールが望ましい。

【0030】また、上記樹脂充填材に含まれる無機粒子としては、例えば、アルミナ、水酸化アルミニウム等のアルミニウム化合物、炭酸カルシウム、水酸化カルシウム等のカルシウム化合物、炭酸カリウム等のカリウム化合物、マグネシア、ドロマイト、塩基性炭酸マグネシウム、タルク等のマグネシウム化合物、シリカ、ゼオライト等のケイ素化合物等からなるものが挙げられる。これらは単独で用いてもよいし、2 種以上併用してもよい。また、上記無機粒子は、シランカップリング剤等により、コーティングされていてもよい。無機粒子とエポキシ樹脂との密着性が向上するからである。

【0031】また、上記無機粒子の樹脂組成物中の含有比率は、 $10 \sim 80$ 重量%が望ましく、 $20 \sim 70$ 重量%がより望ましい。この範囲であれば、基板等との間で、熱膨張係数の整合を図ることができるからである。

【0032】また、上記無機粒子の形状は特に限定されず、球状、楕円球状、破碎状、多面体状等が挙げられる。これらのなかでは、球状や楕円球状が望ましい。粒子の形状に起因したクラックの発生等を抑制することができるからである。上記無機粒子の平均粒径は、 $0.1 \sim 5.0 \mu\text{m}$ が望ましい。

【0033】また、上記樹脂組成物中には、上記したエポキシ樹脂等以外に、他の熱硬化性樹脂や熱可塑性樹脂

等が含まれていてもよい。上記熱硬化性樹脂としては、例えば、ポリイミド樹脂、フェノール樹脂等が挙げられ、上記熱可塑性樹脂としては、例えば、ポリテトラフルオロエチレン（PTFE）、4フッ化エチレン6フッ化プロピレン共重合体（FEP）、4フッ化エチレンパーフロアルコキシ共重合体（PFA）等のフッ素樹脂、ポリエチレンテレフタレート（PET）、ポリスルホン（PSF）、ポリフェニレンスルフィド（PPS）、熱可塑性ポリフェニレンエーテル（PPE）、ポリエーテルスルホン（PES）、ポリエーテルイミド（PEI）、ポリフェニレンスルホン（PPES）、ポリエチレンナフタレート（PEN）、ポリエーテルエーテルケトン（PEEK）、ポリオレフィン系樹脂等が挙げられる。これらは、単独で用いてもよいし、2種以上を併用してもよい。なお、上記エポキシ樹脂に代えて、これらの樹脂を用いてもよい。

【0034】また、この導体回路形成工程においては、スルーホール内に樹脂充填材層を形成した後、該樹脂充填材層のスルーホールからの露出面を覆う蓋めつき層を形成することが望ましい。蓋めつき層を形成することにより、スルーホールのランド上のみならず、蓋めつき層上にもはんだパッドを形成することが可能となるため、設計の自由度がより向上するからである。

【0035】上記蓋めつき層は、例えば、樹脂充填材層の露出面を含む基板の表面に導体層を形成し、蓋めつき層形成部分にエッチングレジストを形成した後、エッチング処理を施したり、予め、蓋めつき層非形成部分にめっきレジストを形成しておき、めっき処理とめっきレジストの除去とを行うことにより形成することができる。

【0036】従って、この導体回路形成工程において、スルーホール上に蓋めつき層を形成する場合には、下記の手順で処理を行うことにより、導体回路およびスルーホールの形成と蓋めつき層の形成とを同時に行うことができる。即ち、まず、基板に貫通孔を形成した後、該貫通孔の壁面を含む基板の表面に導体層を形成し、ついで、その壁面に導体層の形成された貫通孔内に樹脂充填材を充填する。さらに、樹脂充填材の露出面、および、基板表面に形成した導体層上にめっき処理等により導体層を積層形成した後、導体回路非形成部およびスルーホール非形成部の導体層をエッチング除去することにより、導体回路およびスルーホールの形成と蓋めつき層の形成とを同時に行うことができる。

【0037】（b）次に、導体回路を形成した基板aの片面の導体回路非形成部の少なくとも一部に接着剤層を形成する接着剤層形成工程を行う。なお、本明細書において、スルーホールのランド部分は導体回路に含むものとする。従って、スルーホールのランド部分は、導体回路非形成部には相当しない。この工程では、基板aのパッケージ基板と貼り合わせる側の導体回路非形成部の全部または一部に接着剤層を形成する。上記接着剤層

は、パッケージ基板との十分な接着性が得られるように塗布すればよい。従って、後述する（c）の工程で貫通孔が形成される部分には、接着剤層を形成してもよいし、しなくてもよい。

【0038】上記接着剤としては、例えば、熱硬化性樹脂、熱可塑性樹脂、感光性樹脂、熱硬化基の一部が感光化された樹脂、および、これらの複合体からなるもの等を用いることができる。具体例としては、例えば、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、BT樹脂等が挙げられる。また、予め、シート状に成形された接着剤を用いてもよい。

【0039】（c）次に、接着剤層を形成した基板aの一部に貫通孔を形成する貫通孔形成工程を行う。ここで形成する貫通孔内には、後工程において、光学素子が配設されることとなる。上記貫通孔の形成は、例えば、ルーター加工等により行うことができる。また、上記貫通孔の形成位置は特に限定されないが、通常、基板の中央に形成する。

【0040】また、上記貫通孔形成工程において、貫通孔を形成した後には、貫通孔壁面に存在するバリ等を除去するために、薬液処理や研磨処理等を施してもよい。上記薬液処理は、例えば、クロム酸、過マンガン酸塩等の水溶液からなる酸化剤を使用して行うことができる。このような（a）～（c）の工程を経ることにより光学素子挿入用基板を作製することができる。

【0041】次に、パッケージ基板の作製方法について説明する。

（A）パッケージ基板の作製では、まず、基板Aの両面に導体回路を形成する第一の導体回路形成工程（A）を行う。この工程は、例えば、上述した光学素子挿入用基板の作製の（a）の工程と同様の方法により行うことができる。なお、基板Aとしては、例えば、上述した基板aと同様のものを用いることができる。

【0042】また、必要に応じて、上記基板Aを挟んだ導体回路間を接続するスルーホールを形成してもよい。上記スルーホールは、上記基板Aにドリル加工やレーザ処理等により貫通孔を形成した後、該貫通孔の壁面に無電解めっき処理等を施すことにより形成する。また、スルーホールを形成した場合には、該スルーホール内に樹脂充填材を充填することが望ましい。なお、樹脂充填材の充填は、例えば、スルーホールに相当する部分に開口が形成されたマスクを基板上に載置し、スキージを用いて行うことができる。

【0043】また、導体回路表面（スルーホールのランド表面を含む）に粗化形成処理を施してもよい。導体回路表面を粗化面とすることにより後工程で積層形成する層間樹脂絶縁層との密着性を向上させることができるからである。上記粗化形成処理としては、例えば、黒化（酸化）還元処理、第二銅錯体と有機酸塩とを含むエッチング液等を用いたエッチング処理、Cu-Ni-P

針状合金めっきによる処理等が挙げられる。なお、この粗化形成処理は、スルーホール内に樹脂充填材を充填する前に、スルーホールの壁面にも粗化面を形成してもよい。スルーホールと樹脂充填材との密着性が向上するからである。

【0044】上記スルーホール内に充填する樹脂充填材としては、例えば、光学素子挿入用基板を作製する工程において、スルーホール内を充填する際に用いる樹脂充填材と同様のものが挙げられる。

【0045】(B) 次に、上記導体回路を形成した基板A上に、パイアホールを有する層間樹脂絶縁層を形成するとともに、上記層間樹脂絶縁層上に導体回路を形成する層間樹脂絶縁層積層工程(B)を行う。具体的には、例えば、下記(i)～(vi)の工程を経ることにより行うことができる。即ち、(i)まず、導体回路を形成した基板A上に、熱硬化性樹脂や樹脂複合体からなる未硬化の樹脂層を形成するか、または、熱可塑性樹脂からなる樹脂層を形成する。上記未硬化の樹脂層は、未硬化の樹脂をロールコーター、カーテンコーター等により塗布して成形してもよく、また、未硬化(半硬化)の樹脂フィルムを熱圧着して形成してもよい。さらに、未硬化の樹脂フィルムの片面に銅箔等の金属層が形成された樹脂フィルムを貼付してもよい。また、熱可塑性樹脂からなる樹脂層は、フィルム状に成形した樹脂成形体を熱圧着することにより形成することが望ましい。

【0046】上記未硬化の樹脂を塗布する場合には、樹脂を塗布した後、加熱処理を施す。上記加熱処理を施すことにより、未硬化の樹脂を熱硬化させることができる。なお、上記熱硬化は、後述するパイアホール用開口を形成した後に行ってもよい。

【0047】このような樹脂層の形成において使用する熱硬化性樹脂の具体例としては、例えば、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、ポリエステル樹脂、ビスマレイミド樹脂、ポリオレフィン系樹脂、ポリフェニレンエーテル樹脂等が挙げられる。

【0048】上記エポキシ樹脂としては、例えば、クレゾールノボラック型エポキシ樹脂、ビスフェノールA型エポキシ樹脂、ビスフェノールF型エポキシ樹脂、フェノールノボラック型エポキシ樹脂、アルキルフェノールノボラック型エポキシ樹脂、ビスフェノールF型エポキシ樹脂、ナフタレン型エポキシ樹脂、ジシクロペンタジエン型エポキシ樹脂、フェノール類とフェノール性水酸基を有する芳香族アルデヒドとの縮合物のエポキシ化物、トリグリシジルイソシアヌレート、脂環式エポキシ樹脂等が挙げられる。これらは、単独で用いてもよく、2種以上併用してもよい。それにより、耐熱性等に優れるものとなる。

【0049】上記ポリオレフィン系樹脂としては、例えば、ポリエチレン、ポリスチレン、ポリプロピレン、ポリイソブチレン、ポリブタジエン、ポリイソプレン、シ

クロオレフィン系樹脂、これらの樹脂の共重合体等が挙げられる。

【0050】また、上記熱可塑性樹脂としては、例えば、フェノキシ樹脂、ポリエーテルスルホン、ポリスルホン等が挙げられる。また、熱硬化性樹脂と熱可塑性樹脂との複合体(樹脂複合体)としては、熱硬化性樹脂と熱可塑性樹脂とを含むものであれば特に限定されず、その具体例としては、例えば、粗化面形成用樹脂組成物等が挙げられる。

10 【0051】上記粗化面形成用樹脂組成物としては、例えば、酸、アルカリおよび酸化剤から選ばれる少なくとも1種からなる粗化液に対して難溶性の未硬化の耐熱性樹脂マトリックス中に、酸、アルカリおよび酸化剤から選ばれる少なくとも1種からなる粗化液に対して可溶性の物質が分散されたもの等が挙げられる。なお、上記「難溶性」および「可溶性」という語は、同一の粗化液に同一時間浸漬した場合に、相対的に溶解速度の早いものを便宜上「可溶性」といい、相対的に溶解速度の遅いものを便宜上「難溶性」と呼ぶ。

20 【0052】上記耐熱性樹脂マトリックスとしては、層間樹脂絶縁層に上記粗化液を用いて粗化面を形成する際に、粗化面の形状を保持できるものが好ましく、例えば、熱硬化性樹脂、熱可塑性樹脂、これらの複合体等が挙げられる。また、感光性樹脂であってもよい。後述するパイアホール用開口を形成する工程において、露光現像処理により開口を形成することができるからである。

30 【0053】上記熱硬化性樹脂としては、例えば、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、ポリオレフィン樹脂、フッ素樹脂等が挙げられる。また、これらの熱硬化性樹脂に感光性を付与した樹脂、即ち、メタクリル酸やアクリル酸等を用い、熱硬化基を(メタ)アクリル化反応させた樹脂を用いてもよい。具体的には、エポキシ樹脂の(メタ)アクリレートが望ましく、さらに、1分子中に、2個以上のエポキシ基を有するエポキシ樹脂がより望ましい。

40 【0054】上記熱可塑性樹脂としては、例えば、フェノキシ樹脂、ポリエーテルスルホン、ポリスルホン、ポリフェニレンスルホン、ポリフェニレンサルファイド、ポジフェニルエーテル、ポリエーテルイミド等が挙げられる。これらは単独で用いてもよいし、2種以上併用してもよい。

【0055】上記可溶性の物質としては、例えば、無機粒子、樹脂粒子、金属粒子、ゴム粒子、液相樹脂および液相ゴム等が挙げられる。これらは、単独で用いてもよいし、2種以上併用してもよい。

50 【0056】上記無機粒子としては、例えば、アルミナ、水酸化アルミニウム等のアルミニウム化合物；炭酸カルシウム、水酸化カルシウム等のカルシウム化合物；炭酸カリウム等のカリウム化合物；マグネシア、ドロマイト、塩基性炭酸マグネシウム、タルク等のマグネシウ

ム化合物；シリカ、ゼオライト等のケイ素化合物等からなるものが挙げられる。これらは単独で用いてもよいし、2種以上併用してもよい。上記アルミナ粒子は、ふっ酸で溶解除去することができ、炭酸カルシウムは塩酸で溶解除去することができ、また、ナトリウム含有シリカやドロマイトはアルカリ水溶液で溶解除去することができる。

【0057】上記樹脂粒子としては、例えば、熱硬化性樹脂、熱可塑性樹脂等からなるものが挙げられ、酸、アルカリおよび酸化剤から選ばれる少なくとも1種からなる粗化液に浸漬した場合に、上記耐熱性樹脂マトリックスよりも溶解速度の早いものであれば特に限定されず、具体的には、例えば、アミノ樹脂（メラミン樹脂、尿素樹脂、グアナミン樹脂等）、エポキシ樹脂、フェノール樹脂、フェノキシ樹脂、ポリイミド樹脂、ポリフェニレン樹脂、ポリオレフィン樹脂、フッ素樹脂、ビスマレイミド・トリアジン樹脂等からなるものが挙げられる。これらは、単独で用いてもよく、2種以上併用してもよい。なお、上記樹脂粒子は予め硬化処理されていることが必要である。硬化させておかないと上記樹脂粒子が樹脂マトリックスを溶解させる溶剤に溶解してしまうため、均一に混合されてしまい、酸や酸化剤で樹脂粒子のみを選択的に溶解除去することができないからである。

【0058】上記金属粒子としては、例えば、金、銀、銅、スズ、亜鉛、ステンレス、アルミニウム、ニッケル、鉄、鉛等からなるものが挙げられる。これらは、単独で用いてもよく、2種以上併用してもよい。また、上記金属粒子は、絶縁性を確保するために、表層が樹脂等により被覆されていてもよい。

【0059】(ii) 次に、その材料として熱硬化性樹脂や樹脂複合体を用いた層間樹脂絶縁層を形成する場合には、未硬化の樹脂層に硬化処理を施すとともに、バイアホール用開口を形成し、層間樹脂絶縁層とする。上記バイアホール用開口は、レーザ処理により形成することが望ましい。上記レーザ処理は、上記硬化処理前に行ってもよいし、硬化処理後に行ってもよい。また、感光性樹脂からなる層間樹脂絶縁層を形成した場合には、露光、現像処理を行うことにより、バイアホール用開口を設けてもよい。なお、この場合、露光、現像処理は、上記硬化処理前に行う。

【0060】また、その材料として熱可塑性樹脂を用いた層間樹脂絶縁層を形成する場合には、熱可塑性樹脂からなる樹脂層にレーザ処理によりバイアホール用開口を形成し、層間樹脂絶縁層とすることができる。

【0061】このとき、使用するレーザとしては、例えば、炭酸ガスレーザ、エキシマレーザ、UVレーザ、YAGレーザ等が挙げられる。これらは、形成するバイアホール用開口の形状等を考慮して使い分けてもよい。

【0062】上記バイアホール用開口を形成する場合、マスクを介して、ホログラム方式のエキシマレーザによ

るレーザ光を照射することにより、一度に多数のバイアホール用開口を形成することができる。また、短パルスの炭酸ガスレーザを用いて、バイアホール用開口を形成すると、開口内の樹脂残りが少なく、開口周縁の樹脂に対するダメージが小さい。

【0063】また、光学系レンズとマスクとを介してレーザ光を照射する場合には、一度に多勢のバイアホール用開口を形成することができる。光学系レンズとマスクとを介することにより、同一強度で、かつ、照射角度が同一のレーザ光を複数の部分に同時に照射することができるからである。

【0064】(iii) 次に、バイアホール用開口の内壁を含む層間樹脂絶縁層の表面に、必要に応じて、酸または酸化剤を用いて粗化面を形成する。なお、この粗化面は、層間樹脂絶縁層とその上に形成する薄膜導体層との密着性を高めるために形成するものであり、層間樹脂絶縁層と薄膜導体層との間に十分な密着性がある場合には形成しなくてもよい。

【0065】上記酸としては、硫酸、硝酸、塩酸、リン酸、蟻酸等が挙げられ、上記酸化剤としては、クロム酸、クロム硫酸、過マンガン酸ナトリウム等の過マンガン酸塩等が挙げられる。また、粗化面を形成した後は、アルカリ等の水溶液や中和液等を用いて、層間樹脂絶縁層の表面を中和することが望ましい。次工程に、酸や酸化剤の影響を与えないようにすることができるからである。また、上記粗化面の形成は、プラズマ処理等を用いて行ってもよい。

【0066】また、上記粗化面の最大粗度 R_{max} は、 $0.1 \sim 20 \mu m$ が望ましい。 R_{max} が $20 \mu m$ を超えると粗化面自体が損傷や剥離を受けやすく、 R_{max} が $0.1 \mu m$ 未満では、導体回路との密着性を充分えられないことがあるからである。特に、セミアディティブ法により導体回路を形成する場合には、上記最大粗度 R_{max} は、 $0.1 \sim 5 \mu m$ が望ましい。薄膜導体層との密着性を十分に確保することができるとともに、薄膜導体層の除去が容易だからである。

【0067】(iv) 次に、バイアホール用開口を設けた層間樹脂絶縁層の表面に薄膜導体層を形成する。上記薄膜導体層は、無電解めっき、スパッタリング、蒸着等の方法を用いて形成することができる。なお、層間樹脂絶縁層の表面に粗化面を形成しなかった場合には、上記薄膜導体層は、スパッタリングにより形成することが望ましい。なお、無電解めっきにより薄膜導体層を形成する場合には、被めっき表面に、予め、触媒を付与しておく。上記触媒としては、例えば、塩化パラジウム等が挙げられる。

【0068】上記薄膜導体層の厚さは特に限定されないが、該薄膜導体層を無電解めっきにより形成した場合には、 $0.6 \sim 1.2 \mu m$ が望ましく、スパッタリングにより形成した場合には、 $0.1 \sim 1.0 \mu m$ が望まし

い。また、上記薄膜導体層の材質としては、例えば、Cu、Ni、P、Pd、Co、W等が挙げられる。これらのなかでは、CuやNiが望ましい。

【0069】(v) 次に、上記薄膜導体層上の一部にドライフィルムを用いてめっきレジストを形成し、その後、上記薄膜導体層をめっきリードとして電解めっきを行い、上記めっきレジスト非形成部に電解めっき層を形成する。

【0070】また、この工程では、バイアホール用開口を電解めっきで充填してバイアホールの構造をフィールドビア構造としてもよく、一旦、その上面に窪みを有するバイアホールを形成し、その後、この窪みに導電性ペーストを充填してフィールドビア構造としてもよい。また、上面に窪みを有するバイアホールを形成した後、その窪みに樹脂充填材等を充填し、さらに、その上に蓋めっき層を形成して上面が平坦なバイアホールとしてもよい。バイアホールの構造をフィールドビア構造とすることにより、バイアホールの直上にバイアホールを形成することができる。

【0071】(vi) さらに、めっきレジストを剥離し、めっきレジストの下に存在していた薄膜導体層をエッチングにより除去し、独立した導体回路とする。エッチング液としては、例えば、硫酸-過酸化水素水溶液、過硫酸アンモニウム等の過硫酸塩水溶液、塩化第二鉄、塩化第二銅、塩酸等が挙げられる。また、エッチング液として上述した第二銅錯体と有機酸とを含む混合溶液を用いてもよい。

【0072】また、上記した薄膜導体層上にめっきレジストを形成し、めっきレジスト非形成部に電解めっき層を形成した後、めっきレジストと薄膜導体層との除去を行う方法に代えて、以下の方法を用いることにより導体回路を形成してもよい。即ち、上記薄膜導体層上の全面に電解めっき層を形成した後、該電解めっき層上の一部にドライフィルムを用いてエッチングレジストを形成し、その後、エッチングレジスト非形成部下の電解めっき層および薄膜導体層をエッチングにより除去し、さらに、エッチングレジストを剥離することにより独立した導体回路を形成してもよい。

【0073】このような方法を用いることにより、バイアホールを有する層間樹脂絶縁層を形成するとともに、層間樹脂絶縁層上に導体回路を形成する層間樹脂絶縁層積層工程を行うことができる。なお、本発明の製造方法においては、この層間樹脂絶縁層積層工程は1回しか行わなかったが、製造するICチップ実装基板によっては、この層間樹脂絶縁層積層工程を複数回繰り返すことにより、層間樹脂絶縁層と導体回路とが2層以上ずつ積層形成された形態としてもよい。

【0074】(C) 次に、最外層に solder レジスト層を形成する solder レジスト層形成工程 (C) を行う。具体的には、未硬化の solder レジスト組成物をロ

ールコートやカーテンコート等により塗布したり、フィルム状に成形した solder レジスト組成物を圧着したりした後、硬化処理を施すことにより solder レジスト層を形成する。

【0075】上記 solder レジスト層は、例えば、ポリフェニレンエーテル樹脂、ポリオレフィン樹脂、フッ素樹脂、熱可塑性エラストマー、エポキシ樹脂、ポリイミド樹脂等を含む solder レジスト組成物を用いて形成することができる。

【0076】また、上記以外の solder レジスト組成物としては、例えば、ノボラック型エポキシ樹脂の(メタ)アクリレート、イミダゾール硬化剤、2官能性(メタ)アクリル酸エステルモノマー、分子量500~5000程度の(メタ)アクリル酸エステルの重合体、ビスフェノール型エポキシ樹脂等からなる熱硬化性樹脂、多価アクリル系モノマー等の感光性モノマー、グリコールエーテル系溶剤などを含むペースト状の流動体が挙げられ、その粘度は25℃で1~10 Pa・sに調整されていることが望ましい。また、上記 solder レジスト組成物は、エラストマーや無機フィラーが配合されていてもよい。また、solder レジスト組成物として、市販の solder レジスト組成物を使用してもよい。

【0077】また、上記 solder レジスト層には、必要に応じて、レーザ処理や露光現像処理により半田バンプ形成用開口を形成する。この際、使用するレーザとしては、上述したバイアホール用開口を形成する際に用いるレーザと同様のもの等が挙げられる。

【0078】次に、上記半田バンプ形成用開口の底面に露出した導体回路の表面に、必要に応じて、金属層を形成する。上記金属層は、ニッケル、パラジウム、金、銀、白金等の耐食性金属により上記導体回路表面を被覆することにより形成することができる。具体的には、ニッケル-金、ニッケル-銀、ニッケル-パラジウム、ニッケル-パラジウム-金等の金属により形成することが望ましい。また、上記半田パッドは、例えば、めっき、蒸着、電着等の方法を用いて形成することができるが、これらのなかでは、被覆層の均一性に優れるという点からめっきが望ましい。また、この工程で形成する solder レジスト層には、後述する工程で光学素子挿入用基板との貼り合わせの際に用いる位置合わせ用マーク等を形成しておいてもよい。このような(A)~(C)の工程を経ることによりパッケージ基板を作製することができる。

【0079】次に、上記(a)~(c)の工程を経て作製した光学素子挿入用基板と、上記(A)~(C)の工程を経て作製したパッケージ基板とを光学素子挿入用基板が有する接着剤層を介して貼り合わせた後、下記

(1)~(3)の工程を経てICチップ実装用基板とする方法について説明する。

【0080】光学素子挿入用基板とパッケージ基板との

貼り合わせは、例えば、ピンラミネート方式やマスマネート方式等を用いて行うことができる。具体的には、両者の位置合わせを行った後、接着剤層が軟化する温度（通常、60～200℃程度）まで昇温し、次いで、1～10MPa程度の圧力でプレスすることにより、光学素子挿入用基板とパッケージ基板とを貼り合わせる。

【0081】(1) まず、上記光学素子挿入用基板に形成した貫通孔より露出したパッケージ基板の表面に光学素子を取り付けることにより上記光学素子と上記パッケージ基板の導体回路とを電氣的に接続する光学素子実装工程(1)を行う。

【0082】この工程で実装する光学素子としては、例えば、PD（フォトダイオード）、APD（アバランシェフォトダイオード）等の受光素子、LD（半導体レーザ）、DFB-LD（分布帰還型半導体レーザ）、LED（発光ダイオード）等の発光素子等が挙げられる。

【0083】上記受光素子の材料としては、例えば、Si、Ge、InGaAs等が挙げられる。これらのなかでは、受光感度に優れる点からInGaAsが望ましい。また、上記発光素子の材料としては、例えば、ガリウム、砒素およびリンの化合物（GaAsP）、ガリウム、アルミニウムおよび砒素の化合物（GaAlAs）、ガリウムおよび砒素の化合物（GaAs）、インジウム、ガリウムおよび砒素の化合物（InGaAs）、インジウム、ガリウム、砒素およびリンの化合物（InGaAsP）等が挙げられる。これらは、通信波長を考慮して使い分ければよく、例えば、通信波長が0.85μm帯の場合にはGaAlAsを使用することができ、通信波長が1.3μm帯や1.55μm帯の場合には、InGaAsやInGaAsPを使用することができる。

【0084】上記光学素子の取り付けは、光学素子の裏面に端子に至る開口を有するソルダーレジスト層を設け、開口に接着剤を取り付け、パッケージ基板上に載置した後、リフローにより行うことが望ましい。特に、ICチップ実装用基板側のソルダーレジスト層の開口の下に金属パッドを設けて半田でリフローを行うことが特に望ましい。接着剤としては、Sn/Pb、Sn/Agなどの半田（低融点金属）ペースト、種々の接着用のダイボンド樹脂を用いてダイボンディングにより行うことが望ましい。ダイボンディングの際のセルフアライメントにより光学素子を所望の位置に取り付けることができるからである。Pbを用いず、濡れ性の点から半田としては、SnAg系、SnAgCu系がよい。リフローの温度は、半田の融点プラス10～50℃の範囲で行えばよい。リフローで融解する他に、オープンで半田を溶解してもよい。

【0085】ダイボンディング以外にも例えば、共晶結合法、半田結合法、樹脂結合法等により行うことができる。これらのなかでは、作業性がよく、経済的にも有利

である点では、樹脂結合法が望ましい。上記樹脂結合法では、エポキシ系樹脂やポリイミド系樹脂等の熱硬化性樹脂を主剤とし、これらの樹脂成分以外に硬化剤やフィラー、溶剤等を含むペーストをパッケージ基板上に塗布し、次いで、光学素子をペースト上に載置した後、該ペーストを加熱硬化させることにより光学素子を取り付ける。なお、上記ペーストの塗布は、例えば、ディスペンス法、スタンピング法、スクリーン印刷法等により行うことができる。

10 【0086】なお、光学素子とパッケージ基板との接続は、テープボンディングやフリップチップボンディング等により行ってもよい。

【0087】(2) 次に、上記光学素子挿入用基板の露出面にソルダーレジスト層を形成するソルダーレジスト層形成工程を行う。この工程では、具体的には、未硬化のソルダーレジスト組成物をロールコートやカーテンコート等により塗布したり、フィルム状に成形したソルダーレジスト組成物を圧着したりした後、硬化処理を施すことによりソルダーレジスト層を形成する。上記ソルダーレジスト組成物としては、例えば、パッケージ基板を作製する際に用いたソルダーレジスト組成物と同様のもの等を用いることができる。

20 【0088】また、パッケージ基板の露出面には、この工程を行う前に既にソルダーレジスト層が形成されているため、この工程ではソルダーレジスト層を形成しなくてよい。

【0089】また、上記ソルダーレジスト層には、光学素子を基準として位置合わせし、レーザ処理や露光現像処理により半田バンプ形成用開口を形成する。この際、使用するレーザとしては、上述したバイアホール用開口を形成する際に用いるレーザと同様のもの等が挙げられる。

【0090】(3) 次に、上記光学素子挿入用基板に形成した貫通孔内に樹脂組成物を充填し、樹脂充填層を形成する樹脂充填層形成工程を行う。上記樹脂組成物としては、熱硬化性樹脂、熱可塑性樹脂、感光性樹脂、熱硬化性樹脂の一部が感光性化された樹脂、これらの複合体等を樹脂成分とするものが挙げられる。上記樹脂成分の具体例としては、例えば、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、オレフィン樹脂、BT樹脂等が挙げられる。また、上記樹脂組成物には、上記樹脂成分以外に、例えば、樹脂粒子、無機粒子、金属粒子等の粒子が含まれていてもよい。これらの粒子を含ませることにより樹脂充填層と、基板、ソルダーレジスト層、層間樹脂絶縁層等との間で熱膨張係数の整合を図ることができ、また、粒子の種類によっては難燃性を付与することもできる。

【0091】上記樹脂粒子としては、例えば、熱硬化性樹脂、熱可塑性樹脂、感光性樹脂、熱硬化性樹脂の一部が感光性化された樹脂、熱硬化性樹脂と熱可塑性樹脂と

の樹脂複合体、感光性樹脂と熱可塑性樹脂との複合体等が挙げられる。

【0092】具体的には、例えば、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、ビスマレイミド樹脂、ポリフェニレン樹脂、ポリオレフィン樹脂、フッ素樹脂等の熱硬化性樹脂；これらの熱硬化性樹脂の熱硬化基（例えば、エポキシ樹脂におけるエポキシ基）にメタクリル酸やアクリル酸等を反応させ、アクリル基を付与した樹脂；フェノキシ樹脂、ポリエーテルスルホン（PES）、ポリスルホン（PSF）、ポリフェニレンスルホン（PPS）、ポリフェニレンサルファイド（PPES）、ポリフェニルエーテル（PPE）、ポリエーテルイミド（PI）等の熱可塑性樹脂；アクリル樹脂等の感光性樹脂等が挙げられる。また、上記熱硬化性樹脂と上記熱可塑性樹脂との樹脂複合体や、上記アクリル基を付与した樹脂や上記感光性樹脂と上記熱可塑性樹脂との樹脂複合体を用いることもできる。また、上記樹脂粒子としては、ゴムからなる樹脂粒子を用いることもできる。

【0093】また、上記無機粒子としては、例えば、アルミナ、水酸化アルミニウム等のアルミニウム化合物、炭酸カルシウム、水酸化カルシウム等のカルシウム化合物、炭酸カリウム等のカリウム化合物、マグネシア、ドロマイト、塩基性炭酸マグネシウム等のマグネシウム化合物、シリカ、ゼオライト等のケイ素化合物等が挙げられる。また、上記無機粒子として、リンやリン化合物からなるものを用いることもできる。

【0094】上記金属粒子としては、例えば、Au、Ag、Cu、Pd、Ni、Pt、Fe、Zn、Pb、Al、Mg、Ca等が挙げられる。これらの樹脂粒子、無機粒子および金属粒子は、それぞれ単独で用いてもよいし、2種以上併用してもよい。

【0095】また、上記粒子の形状は特に限定されず、例えば、球状、楕円球状、破砕状、多面体状等が挙げられる。また、上記粒子の粒径（粒子の一番長い部分の長さ）は、通信光の波長より短いことが望ましい。粒径が通信光の波長より長いと光信号の伝送を阻害することがあるからである。

【0096】上記樹脂組成物を充填する方法としては特に限定されず、例えば、印刷やポッティング等の方法を用いることができる。また、タブレット状にしたものをプランジャーを用いて充填してもよい。また、樹脂充填層を充填した後は、必要に応じて、硬化処理等を施す。

【0097】また、この工程で形成する樹脂充填層は、その垂直方向の通信波長光の透過率が90%以上であることが望ましい。上記透過率が90%未満では、通信光の伝送が阻害され、光学素子を介した光信号の通信に不都合が発生することがあるからである。なお、本明細書において、通信波長光の透過率(%)とは、上記樹脂充填層への垂直方向の入射光の強さを I_1 、上記樹脂充填

層を通過して出てきた光の強さを I_2 とした場合に下記式(1)より算出される値である。

【0098】

$$\text{透過率}(\%) = (I_2 / I_1) \times 100 \cdots (1)$$

【0099】また、この工程で樹脂組成物を充填する際には、異なる樹脂組成物を複数回に分けて充填し、貫通孔内に複数層からなる樹脂層を形成してもよい。具体的には、例えば、受光素子の受光面や発光素子の発光面の高さまでの領域には、接続用の半田（低融点金属）やその接続エリア等を保護する性質に優れた樹脂組成物や、耐熱性に特に優れた樹脂組成物を充填し、上記受光面や発光面より高い領域には、通信光の伝送性に特に優れた樹脂組成物を用いて樹脂充填層を形成する等である。

【0100】さらに、この工程では、貫通孔から露出した樹脂組成物の露出面に研磨処理を施し、その露出面を平坦にすることが望ましい。露出面を平坦にすることにより、通信光の伝送が阻害されるおそれにより少なくなるからである。上記研磨処理は、例えば、バフ研磨、紙やすり等による研磨、鏡面研磨、クリーン研磨等により行うことができる。また、酸や酸化剤、薬液等を用いた化学研磨を行ってもよい。また、これらの方法を2種以上組み合わせて研磨処理を行ってもよい。

【0101】また、上記樹脂充填層を形成した後、必要に応じて、上記光学素子挿入用基板と上記パッケージ基板とを貫通するスルーホールを形成してもよい。具体的には、まず、上記光学素子挿入用基板と上記パッケージ基板とを貫通するスルーホール用貫通孔をドリル加工やレーザ処理等により形成する。次に、このスルーホール用貫通孔の壁面を含む光学素子挿入用基板の露出面およびパッケージ基板の露出面に無電解めっき、スパッタリング等により薄膜導体層を形成する。さらに、その表面に薄膜導体層が形成された基板の上にめっきレジストを形成した後、該めっきレジスト非形成部に電解めっき層を形成し、その後、上記めっきレジストと該めっきレジスト下の薄膜導体層を除去することにより、上記光学素子挿入用基板と上記パッケージ基板とを貫通するスルーホールを形成することができる。

【0102】また、上述したようなめっきレジストを形成した後、電解めっき層を形成する方法に代えて、薄膜導体層上の全面に電解めっき層を形成した後、電解めっき層上にエッチングレジストや半田めっき層を形成し、さらに、エッチング処理を施す方法を用いても上記光学素子挿入用基板と上記パッケージ基板とを貫通するスルーホールを形成することができる。なお、スルーホールを形成した後は、該スルーホール内に樹脂充填材を充填することが望ましい。

【0103】次に、上記半田バンプ形成用開口の底面に露出した導体回路の表面に、必要に応じて、金属層を形成する。上記金属層は、ニッケル、パラジウム、金、銀、白金等の耐食性金属により上記導体回路表面を被覆

することにより形成することができる。具体的には、ニッケル-金、ニッケル-銀、ニッケル-パラジウム、ニッケル-パラジウム-金等の金属により形成することが望ましい。また、上記金属層は、例えば、めっき、蒸着、電着等の方法を用いて形成することができるが、これらのなかでは、被覆層の均一性に優れるという点からめっきが望ましい。なお、この金属層は、後工程で半田バンプ等を形成する際に半田パッドとしての役割を果たすこととなる。

【0104】さらに、必要に応じて、上記半田バンプ形成用開口に相当する部分に開口部が形成されたマスクを介して、上記半田バンプ形成用開口に半田ペーストを充填した後、リフローすることにより半田バンプを形成する。このような一連の工程を経ることにより IC チップ実装用基板を製造することができる。

【0105】

【実施例】先ず、本発明の第 1 実施例に係る IC チップ実装用基板 20 の構成について、図 11 及び図 12 を参照して説明する。図 11 は、第 1 実施例に係る IC チップ実装用基板の一部を模式的に示す部分断面図であり、図 12 は、図 11 に示す IC チップ実装用基板に IC チップを搭載し、ドータボードに取り付けた状態を模式的に示す部分断面図である。

【0106】図 11 に示すように、IC チップ実装用基板 20 は、IC チップを搭載する多層ビルドアップ配線板からなるパッケージ基板 10 と、発光素子 12 及び受光素子 14 を収容する通孔 98 を備える光学素子挿入用基板 100 とから成る。通孔 98 内には、透光性を備える樹脂が充填されてなる樹脂充填層 74 が形成されている。

【0107】パッケージ基板 10 は、コア基板 30 の両面に、導体回路 60 及びバイアホール 58 の形成された層間樹脂絶縁層 50 と、導体回路（金属パッド）160 及びバイアホール 158 の形成された層間樹脂絶縁層 150 とが形成されて成る。コア基板 30 には、スルーホール 36 が形成され、コア基板 30 の両面には導体回路 38 が形成されている。層間樹脂絶縁層 150 上には、ソルダーレジスト層 62 が配設されている。ソルダーレジスト層 62 の図中の下面側（IC チップ側）の開口 62a には、IC チップとの接続用の半田バンプ 79D が配置され、上面側の開口 62a 内の導体回路（金属パッド）160 には、半田 70 を介して発光素子 12 及び受光素子 14 の端子 17 が接続されている。

【0108】光学素子挿入用基板 100 は、通孔 98 の形成されたコア基板 80 からなる。該コア基板 80 には、スルーホール 86 が形成されている。該スルーホール 86 の図中下側のランド 86a は、パッケージ基板 10 の導体回路 160 と接続され、図中上側のランド 86b には、蓋めっき層 94 が配設されている。該蓋めっき層 94 の上側にはソルダーレジスト層 76 が設けられ、

ソルダーレジスト層 76 の開口 76a を介して、蓋めっき層 94 上にドータボードと接続する半田バンプ 79U が形成されている。

【0109】図 12 に示すように、IC チップ 102 は、IC チップ実装用基板 20 に半田バンプ（又は BG A）79D を介して接続される。一方、IC チップ実装用基板 20 は、ドータボード 108 に半田バンプ 79U を介して接続される。ドータボード 108 には、水平に光導波路（又は光ファイバー）16 及び光導波路（又は光ファイバー）18 が配設されている。光導波路 16 の端面 16a 及び光導波路 18 の端面 18a は 45° にカットされている。

【0110】光導波路 16 を透過する光信号は、45° にカットされた端面 16a を介して上方へ送られ、受光素子 14 の受光部 14a に入射される。受光素子 14 へ入射された光信号は、電気信号に変換され、パッケージ基板 10 を介して IC チップ 102 へ伝送される。そして、IC チップ 102 からの電気信号は、パッケージ基板 10 を介して発光素子 12 へ伝送される。電気信号は、発光素子 12 にて光信号に変換され、発光部 12a から垂直に図中下方へ発射され、45° にカットされた端面 18a を介して入射され、光導波路 18 中を透過する。

【0111】ここで、光信号を適正に送受するため、光導波路 16 の端面 16a と受光素子 14、及び、光導波路 18 の端面 18a と発光素子 18 とは正しく位置合わせする必要がある。このため、後述するように第 1 実施例では、受光素子 14 及び発光素子 12 を、パッケージ基板 10 に対してリフローを行った半田 70 を介して介して固定する。このリフローの際のセルフアライメントにより、パッケージ基板 10 に対して受光素子 14 及び発光素子 12 を適正に位置決めできる。従って、光導波路 16 の端面 16a と受光素子 14、及び、光導波路 18 の端面 18a と発光素子 18 とを正しく位置合わせすることが可能になる。

【0112】以下、図 11 を参照して上述した IC チップ実装用基板 20 の製造工程について、図 1～図 13 を参照して説明する。

【0113】A. 光学素子挿入用基板の作製

(a) 樹脂充填材の調製

ビスフェノール F 型エポキシモノマー（油化シェル社製、分子量：310、YL983U）100 重量部、表面にシランカップリング剤がコーティングされた平均粒径が 1.6 μm で、最大粒子の直径が 15 μm 以下の SiO₂ 球状粒子（アドテック社製、CRS 1101-C E）72 重量部およびレベリング剤（サンノブコ社製、ベレノール S4）1.5 重量部を容器にとり、攪拌混合することにより、その粘度が 23 \pm 1℃ で 30～60 Pa \cdot s の樹脂充填材を調製した。なお、硬化剤として、イミダゾール硬化剤（四国化成社製、2E4MZ-C

N) 6. 5重量部を用いた。

【0114】(b) 光学素子挿入用基板の製造

(1) 厚さ0.8mmのガラスエポキシ樹脂またはBT(ビスマレイミドトリアジン)樹脂からなる絶縁性基板80の片面に18 μ mの銅箔81がラミネートされている両面銅張積層板80Aを出発材料とした(図1(A)参照)。まず、この銅張積層板にドリルで貫通孔84を穿設し、無電解めっき処理を施すことにより、その表面(貫通孔84の壁面を含む)に導体層82を形成した(図1(B)参照)。

【0115】(2) 次に、導体層82を形成した基板1を水洗いし、乾燥した後、NaOH(10g/l)、NaClO₂(40g/l)、Na₃PO₄(6g/l)を含む水溶液を黒化浴(酸化浴)とする黒化処理、および、NaOH(10g/l)、NaBH₄(6g/l)を含む水溶液を還元浴とする還元処理を行い、導体層82の表面に粗化面82 α を形成した(図1(C)参照)。

【0116】(3) 次に上記(a)に記載した樹脂充填材を調製した後、下記の方法により調整後24時間以内に、その壁面に導体層82を形成した貫通孔84内に樹脂充填材90を充填した(図1(D))。即ち、スキージを用いて貫通孔内に樹脂充填材を押し込んだ後、100℃、20分の条件で乾燥させた。

【0117】(4) 上記(3)の処理を終えた基板の片面を、#600のベルト研磨紙(三共理化学社製)を用いたベルトサンダー研磨により、樹脂充填材90の層の露出面および導体層82の表面が平坦になるように研磨し、次いで、上記ベルトサンダー研磨による傷を取り除くためのバフ研磨を行った。このような一連の研磨を基板の他方の面についても同様に行った。次いで、100℃で1時間、120℃で3時間、150℃で1時間、180℃で7時間の加熱処理を行って樹脂充填材層90を形成した(図1(E)参照)。

【0118】(5) 次に、導体層82を形成した基板の片面に、無電解めっき処理を施すことにより導体層92を形成した(図2(A)参照)。なお、導体層92を形成する面には、予め、パラジウム触媒を付与しておき、導体層92を形成しない例の面には、めっきレジストを形成しておくことにより、基板の片面に導体層92を形成した。

【0119】(6) 導体層82及び導体層92を形成した基板の導体回路(スルーホールランド部分を含む)形成部に相当する部分にエッチングレジスト(図示せず)を形成した後、エッチング処理を施すことにより、その内部に樹脂充填材層90が形成され、かつ、その上部に蓋めっき層94が形成されたスルーホール86と、導体回路(図示せず)とを形成した(図2(B)参照)。

【0120】なお、エッチングレジストの形成は、市販

の感光性ドライフィルムを張り付け、マスクを載置して、100mJ/cm²で露光し、0.8%炭酸ナトリウム水溶液で現像処理することにより行った。また、エッチング処理は、硫酸と過酸化水素との混合液を用いて行った。

【0121】(7) 次に、基板80の片側の導体回路非形成部にエポキシ樹脂系接着剤を塗布することにより接着剤層96を形成した(図2(C)参照)。

【0122】(8) さらに、基板80の中央部にルータ加工により、光学素子収容用の貫通孔98を形成し、光学素子挿入用基板100とした(図2(D)参照)。

【0123】B. パッケージ基板の作製

(a) 層間樹脂絶縁層用樹脂フィルムの作製

ビスフェノールA型エポキシ樹脂(エポキシ当量469、油化シェルエポキシ社製エピコート1001)30重量部、クレゾールノボラック型エポキシ樹脂(エポキシ当量215、大日本インキ化学工業社製エピクロンN-673)40重量部、トリアジン構造含有フェノールノボラック樹脂(フェノール性水酸基当量120、大日本インキ化学工業社製フェノライトKA-7052)30重量部をエチルジグリコールアセテート20重量部、ソルベントナフサ20重量部に攪拌しながら加熱溶解させ、そこへ末端エポキシ化ポリブタジエンゴム(ナガセ化成工業社製デナレックスR-45EPT)15重量部と2-フェニル-4,5-ビス(ヒドロキシメチル)イミダゾール粉末品1.5重量部、微粉碎シリカ2重量部、シリコン系消泡剤0.5重量部を添加しエポキシ樹脂組成物を調製した。得られたエポキシ樹脂組成物を厚さ38 μ mのPETフィルム上に乾燥後の厚さが50 μ mとなるようにロールコーターを用いて塗布した後、80~120℃で10分間乾燥させることにより、層間樹脂絶縁層用樹脂フィルムを作製した。

【0124】(b) 樹脂充填材の調整

光学素子挿入用基板の作製の(a)の工程と同様にして行った。

【0125】(e) パッケージ基板の製造

(1) 厚さ0.8mmのガラスエポキシ樹脂またはBT(ビスマレイミドトリアジン)樹脂からなる絶縁性基板30の両面に18 μ mの銅箔32がラミネートされている両面銅張積層板30Aを出発材料とした(図3(A)参照)。まず、この銅張積層板にドリルで貫通孔34を穿設し、無電解めっき処理を施して導体層33を形成した(図3(B)参照)。そして、パターン状にエッチングすることにより、基板30の両面に下層導体回路38とスルーホール36とを形成した(図3(C)参照)。

【0126】(2) 下層導体回路38を形成した基板30を水洗いし、乾燥した後、NaOH(10g/l)、NaClO₂(40g/l)、Na₃PO₄(6g/l)を含む水溶液を黒化浴(酸化浴)とする黒化処理、および、NaOH(10g/l)、NaBH₄(6g/l)

を含む水溶液を還元浴とする還元処理を行い、下層導体回路 38 の表面及びスルーホール 36 の内面に粗化面 38 α 、36 α を形成した(図 3 (D) 参照)。

【0127】(3) 次に上記(b)に記載した樹脂充填材を調製した後、下記の方法により調整後 24 時間以内に、スルーホール 36 内および基板 30 の片面の導体回路非形成部と下層導体回路 38 の外縁部とに樹脂充填材 40 の層を形成した(図 3 (E) 参照)。即ち、まず、スキージを用いてスルーホール 36 内に樹脂充填材 40 を押し込んだ後、100℃、20 分の条件で乾燥させた。次に、導体回路非形成部に相当する部分が開口したマスクを基板上に載置し、スキージを用いて凹部となっている導体回路非形成部にも樹脂充填材 40 を充填し、100℃、20 分の条件で乾燥させることにより樹脂充填材 40 の層を形成した。

【0128】(4) 上記(3)の処理を終えた基板の片面を、#600 のベルト研磨紙(三共理化学社製)を用いたベルトサンダー研磨により、導体回路 38 の表面やスルーホール 36 のランド表面に樹脂充填材 40 が残らないように研磨し、次いで、上記ベルトサンダー研磨による傷を取り除くためのバフ研磨を行った。このような一連の処理を基板の他方の面についても同様に行った。次いで、100℃で 1 時間、120℃で 3 時間、150℃で 1 時間、180℃で 7 時間の加熱処理を行って樹脂充填材層 40 を形成した(図 4 (A) 参照)。

【0129】このようにして、スルーホール 36 や導体回路非形成部に形成された樹脂充填材層 40 の表層部および導体回路 38 の表面を平坦化し、樹脂充填材層 40 と導体回路 38 の側面とが粗化面 38 α を介して強固に密着し、また、スルーホール 36 の内壁面と樹脂充填材層 40 とが粗化面 36 α を介して強固に密着した絶縁性基板を得た。この工程により、樹脂充填材層 40 の表面と導体回路 38 の表面とが同一平面となる。

【0130】(5) 上記基板を水洗、酸性脱脂した後、ソフトエッチングし、次いで、エッチング液を基板の両面にスプレーで吹き付けて、導体回路 38 の表面とスルーホール 36 のランド表面をエッチングすることにより、導体回路 38 の全表面に粗化面 38 β を、またスルー

〔無電解めっき液〕

NiSO ₄	0.003 mol/l
酒石酸	0.200 mol/l
硫酸銅	0.030 mol/l
HCHO	0.050 mol/l
NaOH	0.100 mol/l
α 、 α' - ビビリジル	100 mg/l
ポリエチレングリコール (PEG)	0.10 g/l

〔無電解めっき条件〕

34℃の液温度で 40 分

【0136】(11) 次に、無電解銅めっき膜 33 が形成された基板に市販の感光性ドライフィルムを張り付

け、マスクを載置して、100mJ/cm²で露光し、0.8%炭酸ナトリウム水溶液で現像処理することによ

【0131】(6) 次に、上記(a)で作製した層間樹脂絶縁層用樹脂フィルムを、温度 50~150℃まで昇温しながら、0.5MPa で真空圧着ラミネートして貼り付け、樹脂フィルム層 50 γ を形成した(図 4 (C) 参照)。

【0132】(7) 次に、樹脂フィルム層 50 γ 上に、厚さ 1.2mm の貫通孔が形成されたマスクを介して、波長 10.4 μ m の CO₂ガスレーザにて、ビーム径 4.0mm、トップハットモード、パルス幅 8.0 μ s、マスクの貫通孔の径 1.0mm、1 ショットの条件で樹脂フィルム層 50 γ に、直径 80 μ m のパイアホール用開口 50a を形成し、層間樹脂絶縁層 50 とした(図 4 (D) 参照)。

【0133】(8) パイアホール用開口 50a を形成した基板を、60g/l の過マンガン酸を含む 80℃の溶液に 10 分間浸漬し、層間樹脂絶縁層 50 の表面に存在するエポキシ樹脂粒子を溶解除去することにより、パイアホール用開口 50a の内壁面を含む層間樹脂絶縁層 50 の表面に粗化面 50 α を形成した(図 4 (E))。

【0134】(9) 次に、上記処理を終えた基板を、中和溶液(シブレイ社製)に浸漬してから水洗いした。さらに、粗面化処理(粗化深さ 3 μ m)した該基板の表面に、パラジウム触媒を付与することにより、層間樹脂絶縁層 50 の表面(パイアホール用開口 50a の内壁面を含む)に触媒核を付着させた(図示せず)。即ち、上記基板を塩化パラジウム(PbCl₂)と塩化第一スズ(SnCl₂)とを含む触媒液中に浸漬し、パラジウム金属を析出させることにより触媒を付与した。

【0135】(10) 次に、以下の組成の無電解銅めっき液中に、基板を浸漬し、層間樹脂絶縁層 50 の表面(パイアホール用開口 50a の内壁面を含む)に厚さ 0.6~3.0 μ m の無電解銅めっき膜(薄膜導体層) 52 を形成した(図 5 (A) 参照)。

け、マスクを載置して、100mJ/cm²で露光し、0.8%炭酸ナトリウム水溶液で現像処理することによ

り、めっきレジスト54を設けた(図5(B)参照)。

【0137】(12)について、基板を50℃の水で洗浄して脱脂し、25℃の水で水洗後、さらに硫酸で洗浄してから、以下の条件で電解めっきを施し、めっきレジスト54非形成部に、電解銅めっき膜56を形成した(図5(C)参照)。

〔電解めっき液〕

硫酸	2.24 mol/l
硫酸銅	0.26 mol/l
添加剤	19.5 ml/l

(アトテックジャパン社製、カバラシドGL)

〔電解めっき条件〕

電流密度	1 A/dm ²
時間	65 分
温度	22±2 °C

【0138】(13)さらに、めっきレジスト54を5% KOHで剥離除去した後、そのめっきレジスト54下の無電解めっき膜を硫酸と過酸化水素との混合液でエッチング処理して溶解除去し、上層導体回路60(バイアホール58を含む)とした(図5(D)参照)。

【0139】(14)次に、上層導体回路60等を形成した基板30をエッチング液に浸漬し、上層導体回路60(バイアホール58を含む)の表面に粗化面60α、58αを形成した(図6(A)参照)。なお、エッチング液としては、メック社製、メックエッチボンドを使用した。

【0140】(15)続いて、上記(6)～(15)の工程を繰り返すことで、さらに上層に層間樹脂絶縁層150を形成する。そして、層間樹脂絶縁層150上に導体回路160(バイアホール158を含む)を形成する(図6(B))。この導体回路160の少なくとも一部は、光学素子の端子を接続するための金属パッドとなる。

【0141】(16)次に、ジエチレングリコールジメチルエーテル(DMDG)に60重量%の濃度になるように溶解させた、クレゾールノボラック型エポキシ樹脂(日本化薬社製)のエポキシ基50%をアクリル化した感光性付与のオリゴマー(分子量:4000)46.67重量部、メチルエチルケトンに溶解させた80重量%のビスフェノールA型エポキシ樹脂(油化シェル社製、商品名:エピコート1001)15.0重量部、イミダゾール硬化剤(四国化成社製、商品名:2E4MZ-CN)1.6重量部、感光性モノマーである2官能アクリルモノマー(日本化薬社製、商品名:R604)4.5重量部、同じく多価アクリルモノマー(共栄化学社製、商品名:DPE6A)1.5重量部、分散系消泡剤(サンプロコ社製、S-65)0.71重量部を容器にとり、攪拌、混合して混合組成物を調製し、この混合組成物に対して光重合開始剤としてベンゾフェノン(関東化学社製)2.0重量部、光増感剤としてのミヒラーケト

ン(関東化学社製)0.2重量部、を加えることにより、粘度を25℃で2.0Pa・sに調整した溶剤レジスト組成物を得た。また、粘度測定は、B型粘度計(東京計器社製、DVL-B型)で60rpmの場合はローターNo.4、6rpmの場合はローターNo.3によった。なお、溶剤レジスト組成物としては、市販の溶剤レジスト組成物を用いることもできる。

【0142】(17)次に、上層導体回路160等を形成した基板の両面に、上記溶剤レジスト組成物を塗布し、70℃で20分間、70℃で30分間の条件で乾燥処理を行い、溶剤レジスト組成物の層62αを形成した(図6(C)参照)。次いで、開口部のパターンが描画された厚さ5mmのフォトマスクを溶剤レジスト組成物の層62αに密着させて1000mJ/cm²の紫外線で露光し、DMTG溶液で現像処理し、開口62a、62bを形成した。そして、さらに、80℃で1時間、100℃で1時間、120℃で1時間、150℃で3時間の条件でそれぞれ加熱処理を行って溶剤レジスト組成物の層62αを硬化させ、導体回路160に至る開口62a、光学素子挿入用基板取り付け用の開口62bを有する溶剤レジスト層62を形成した(図7(A)参照)。

【0143】(18)次に、溶剤レジスト層62を形成した基板30を、塩化ニッケル(2.3×10⁻¹mol/l)、次亜リン酸ナトリウム(2.8×10⁻¹mol/l)、クエン酸ナトリウム(1.6×10⁻¹mol/l)を含むpH=4.5の無電解ニッケルめっき液に20分間浸漬して、開口62aの一部に厚さ5μmのニッケルめっき層66を形成した。さらに、その基板30をシアン化金カリウム(7.6×10⁻³mol/l)、塩化アンモニウム(1.9×10⁻¹mol/l)、クエン酸ナトリウム(1.2×10⁻¹mol/l)、次亜リン酸ナトリウム(1.7×10⁻¹mol/l)を含む無電解金めっき液に80℃の条件で7.5分間浸漬して、ニッケルめっき層66上に、厚さ0.03μmの金めっき層68を析出することでパッド96を形成し、パッケージ基板10とした(図7(B)参照)。

【0144】C. ICチップ実装用基板の作製

(1)マスマネット方式による積層プレスを行い、上記Aで作製した光学素子挿入用基板100(図2(D)参照)と、上記Bで作製したパッケージ基板10(図7(B)参照)とを、上記光学素子挿入用基板100に形成した接着剤層96を介して貼り合わせた基板を得た(図7(C)参照)。即ち、両者の位置合わせを行った後、150℃まで昇温し、さらに5MPaの圧力でプレスすることにより光学素子挿入用基板100とパッケージ基板10とを貼り合わせた。

【0145】(2)一方、発光素子12及び受光素子14の裏面に端子(ここで、3個の端子は入力端子と出力端子と接続用のダミーパッドとからなる)17に至る開

口 15 a を有するソルダーレジスト層 15 を設ける (図 13 (A) は、開口 15 a を備えるソルダーレジスト層 15 を形成した発光素子 12 の側面及び底面を示している)。

【0146】(3) 発光素子 12 及び受光素子 14 のソルダーレジスト層 15 の開口 15 a に半田ペースト 70 γ を取り付ける (図 13 (B) は、発光素子 12 の側面及び底面を示している)。ここでは、Sn/Pb、Sn/Ag などの半田ペーストを用いるが、種々の接着用のダイボンド樹脂を塗布する。ダイボンド樹脂としては、熱硬化性樹脂、熱可塑性樹脂、紫外線硬化樹脂などの樹脂、銅、金、銀などの導電性のある粒子が配合された金属ペーストなど接着性のあるものすべてを用いることができる。この実施例では、光学素子に半田ペースト 70 γ と塗布して、当該光学素子を基板に実装するが、基板側に設けたソルダーレジスト層の開口 62 a に、半田ペーストを塗布することもできる。半田ペーストの厚み (高さ) は、特に決まりはないが、5~100 μm の厚みであることが望ましい。5 μm 未満では、接着性の低下があり、100 μm を越えると、熱硬化時に素子が傾いたりしてしまう。

【0147】(4) パッケージ基板 10 の開口 62 a に、半田ペースト 70 γ を取り付けた受光素子 14 および発光素子 12 を載置する (図 8 (A) 参照)。ここで、図 8 (A) 中の楕円内の拡大図である図 13 (C) 中に示すように、受光素子 14 および発光素子 12 の上面には、それぞれ受光部 14 a および発光部 12 a が設けられている。なお、受光素子 14 としては、InGaAs からなるものを用い、発光素子 12 としては、InGaAsP からなるものを用いた。

【0148】(5) 250℃ でリフローを行うことにより、96.5Sn3.5Ag の半田ペースト 70 γ を一旦溶融した後、冷却することで半田 70 により受光素子 14 および発光素子 12 を導体回路 (金属パッド) 160 へ固定する (図 8 (B) 及び図 8 (B) 中の楕円内を拡大して示す図 13 (D) 参照)。この際に、受光素子 14 および発光素子 12 のソルダーレジスト層 15、及び、IC チップ実装用基板 100 のソルダーレジスト層に溶融した半田が弾かれて、半田がソルダーレジスト層 62 の開口 62 a に対応する位置に正しく収まり、導体回路 (金属パッド) 160 に固定される。これと共に、受光素子 14 および発光素子 12 は、ソルダーレジスト層 15 の開口 15 a が半田の中央部に来るように移動するため (セルフアライメント)、ソルダーレジスト層 62 の開口 62 a と、受光素子 14 および発光素子 12 の開口 15 a とが対向する、即ち、開口 62 a のセンターと開口 15 a のセンターとが一致する。これにより、基板の位置決めマーク (図示せず) に対応して形成されたソルダーレジスト層 62 の開口 62 a と、受光素子 14 および発光素子 12 との位置が合う。即ち、基板の位置

決めマーク (図示せず) に対して正しい位置に受光素子 14 および発光素子 12 を配置させることができる。なお、半田ペースト 70 γ を設ける開口 15 a は、3カ所以上必要である。これは、上記半田リフローの際に、発光素子 12 及び受光素子 14 が傾くことがないようにするためである。特に、経済性の観点から開口を 3カ所設けることが最も望ましい。

【0149】(6) 次に、上記パッケージ基板の作製の (16) の工程で調製したソルダーレジスト組成物と同様の樹脂組成物を調製し、これを基板の光学素子挿入用基板側に塗布し、70℃ で 20 分間、70℃ で 30 分間の条件で乾燥処理を行い、ソルダーレジスト組成物の層 76 α を形成した (図 8 (C) 参照)。なお、ここで、貫通孔 98 内にはソルダーレジスト組成物を塗布しなかった。

【0150】次いで、開口部のパターンが描画された厚さ 5 mm のフォトマスク (図示せず) を、受光素子 14 をアライメントマークとして位置決めし、ソルダーレジスト組成物の層 76 α に密着させて 1000 mJ/cm² の紫外線で露光し、DMTG 溶液で現像処理し、開口 76 a を形成した (図 9 (A) 参照)。なお、ソルダーレジスト層の中央の開口 76 b は、貫通孔 98 よりも大きくなるように形成した。図 9 (A) に示す IC チップ実装用基板の平面図を図 14 に示す。本実施例では、受光素子 14 をアライメントマークとして用いるため、受光素子 14 と開口 76 a との相対位置を正確に合わせるができる。

【0151】そして、さらに、80℃ で 1 時間、100℃ で 1 時間、120℃ で 1 時間、150℃ で 3 時間の条件でそれぞれ加熱処理を行ってソルダーレジスト組成物の層 76 α を硬化させ、開口 76 a を有するソルダーレジスト層 76 を形成した。従って、この工程を終えた際には、光学素子挿入用基板側にはソルダーレジスト層 76 が、パッケージ基板側にはソルダーレジスト層 62 がそれぞれ形成されていることとなる。ここでは、露光・現像により開口 76 a を設けたが、受光素子 14 をアライメントマークとして位置決めし、レーザで開口 76 a を設けることもできる。

【0152】(7) 次に、光学素子挿入用基板に形成した貫通孔 98 内に、エポキシ樹脂を含む樹脂組成物を印刷により充填し、その後、この樹脂組成物を乾燥させた。さらに、樹脂組成物の露出面にバフ研磨と鏡面研磨とを施した。その後、加熱処理を行い、樹脂充填層 74 とした (図 9 (B) 参照)。なお、樹脂充填層 74 は、波長 1.55 μm 光の垂直方向の透過率が 93% である。

【0153】本実施例では、位置決めの際に、受光素子 14 又は発光素子 12 の端部、又は、素子のミラー (受光部 14 a、発光部 12 a) をアライメントマークとして用いた。この代わりに、受光素子 14 又は発光素子 1

2 にアライメントマークを形成し、該アライメントマークを位置決めに用いることもできる。それによって、開口 76a に形成される半田バンプ（又は半田パッド）と受光素子 14 との間隔が所望のものとなり、半田バンプ（半田パッド）と受けの外部基板のパッド位置が正確になるし、受光素子と光導波路との位置も正確になる。光信号および電気信号の伝達が正確に行うことができるという効果がある。

【0154】（8）次に、基板を、塩化ニッケル（ $2.3 \times 10^{-1} \text{mol/l}$ ）、次亜リン酸ナトリウム（ $2.8 \times 10^{-1} \text{mol/l}$ ）、クエン酸ナトリウム（ $1.6 \times 10^{-1} \text{mol/l}$ ）を含む pH=4.5 の無電解ニッケルめっき液に 20 分間浸漬して、開口 76a の一部に厚さ $5 \mu\text{m}$ のニッケルめっき層 77 を形成した。さらに、その基板をシアン化金カリウム（ $7.6 \times 10^{-3} \text{mol/l}$ ）、塩化アンモニウム（ $1.9 \times 10^{-1} \text{mol/l}$ ）、クエン酸ナトリウム（ $1.2 \times 10^{-1} \text{mol/l}$ ）、次亜リン酸ナトリウム（ $1.7 \times 10^{-1} \text{mol/l}$ ）を含む無電解金めっき液に 80°C の条件で 7.5 分間浸漬して、ニッケルめっき層 77 上に、厚さ $0.03 \mu\text{m}$ の金めっき層 78 を形成した（図 10（A）参照）。

【0155】（9）受光素子 14 の受光部 14a 及び発光素子 12 の発光部 12a の垂線上であって、樹脂充填層 74 の表面にマイクロレンズ 99 を取り付ける（図 10（B）参照）。マイクロレンズ 99 は、ディスペンサー、インクジェット、マイクロピペット等により塗布することでも、また、射出成形で予め形成したマイクロレンズを接着剤で樹脂充填層 74 へ張り付けることもできる。

【0156】（10）次に、ソルダーレジスト層 76 に形成した開口 76a、および、ソルダーレジスト層 62 の有する開口 62a に半田ペーストを印刷し、 200°C でリフローすることにより半田バンプ 79U、79D を形成し、ICチップ実装用基板 20 を得た（図 11 参照）。

【0157】このようにして得られた ICチップ実装用基板 20 に ICチップを搭載する。まず、ICチップ 102 を、ICチップ実装用基板 20 の図示しない位置決めマークと ICチップ 102 側の位置決めマーク（図示せず）とで位置合わせすることで、当該 ICチップ 102 のパッド 104 が ICチップ実装用基板 20 の半田バンプ 79D に対応するように載置する。そして、リフローを行うことで、ICチップ実装用基板 20 に搭載する。次に、ICチップ 102 を搭載した ICチップ実装用基板 20 を、当該 ICチップ実装用基板 20 の図示しない位置決めマークとドータボード 108 の位置決めマーク（図示せず）とで位置合わせすることで、当該 ICチップ実装用基板 20 の半田バンプ 79U がドータボードのパッド 106 に対応するように載置する。そして、

リフローを行うことで ICチップ実装用基板 20 をドータボード 108 に搭載する。

【0158】上述したように、第 1 実施例では、受光素子 14 及び発光素子 12 を、パッケージ基板 10 に対してリフローを行った半田 70 を介して固定する。このリフローの際のセルフアライメントにより、パッケージ基板 10 に対して受光素子 14 及び発光素子 12 を適正に位置決めできる。従って、光導波路 16 の端面 16a と受光素子 14、及び、光導波路 18 の端面 18a と発光素子 18 とを正しく位置合わせすることが可能となる。

【0159】本実施例では、ICチップ実装用基板の凹部に一對の受光素子、発光素子を搭載する例を挙げたが、これらのいずれか一方、又は、複数個備えることもできる。更に、受光素子とドライバー素子、発光素子とドライバー素子／アンプ素子の複数個を実装してもよい。

【0160】[第 1 実施例の第 1 改変例]第 1 実施例の改変例に係る光学素子実装用基板の製造方法について、図 15 を参照して説明する。上述した第 1 実施例では、貫通孔 98 内を単一の透光樹脂で充填した。これに対して、第 1 改変例では、図 15（A）に示すように、実装された発光素子 12 と受光素子 14 の裏側に、アンダーフィル樹脂 73 を充填し基板側に樹脂封止してから、図 15（B）に示すように貫通孔 98 内に樹脂 74 を充填する。このアンダーフィル樹脂 73 は、樹脂 74 と同じ材質のものを用いることが、熱膨張率差によるクラックの発生を抑えられるため望ましいが、樹脂 74 に熱膨張率が近似していれば種々の材質を用いることができる。

【0161】[第 1 実施例の第 2 改変例]第 1 実施例の第 2 改変例に係る光学素子実装用基板について、図 16 を参照して説明する。第 2 改変例では、発光素子 12 と受光素子 14 の裏面が、アンダーフィル樹脂 73 で樹脂封止されているが、発光素子 12 と受光素子 14 の表面側に樹脂 74 を充填していない。第 2 改変例では、樹脂 74 内での光の減衰を無くすることができる。

【0162】[第 2 実施例]図 17 は、本発明の第 2 実施例に係る ICチップ実装用基板を示している。該第 2 実施例では、基板表面に受光素子 14、発光素子 12 を実装し、接着剤 112 を介して張り付けられたダム基板 114 を介して、樹脂 74 を封止している。

【0163】[第 2 実施例の改変例]図 18（A）は、第 2 実施例の改変例に係る発光素子の側面図及び底面図であり、図 15（B）は、半田ペースト取り付け後の発光素子の側面図及び底面図である。図 13（A）を参照して上述した発光素子 12 では、開口 15a を 3 カ所設けたが、改変例では、発光部 12a の中心（図中 C で示す）から点対象になるように開口 15a を 4 カ所設けてある。ここでは、4 カ所設けてあるが、2 カ所でも、6 カ所以上でもよい。

【0164】この改変例では、光学素子 12 の裏面側

に、光学素子の受又は発光部 12a の中心から点対称の位置に 2 以上のパッド（信号の入出力端子及びダミーパッド）を設け、光学素子実装用基板側の金属パッド 160c と接続する。このため、受、発光部の中心が合うように、光学素子を光学素子実装用基板へ搭載することができる。従って、光導波路、光ファイバ等の光路に対して光学素子を正しく位置合わせすることが可能であり、損失を発生させることなく光信号を送受できる。

【0165】

【発明の効果】以上説明したように、本発明の光学素子実装用基板の製造方法では、ICチップ実装用基板の製造方法では、光学素子を、光学素子取り付け位置に形成した凹部に、熱可塑性樹脂を加熱溶解して固定する。この加熱溶解の際に熱可塑性によるセルフアライメントが働き、ICチップ実装用基板に対して光学素子を適正に位置決めできる。従って、光導波路、光ファイバ等の光路に対して光学素子を正しく位置合わせすることが可能である。更に、後工程で熱が加わり、光学素子を固定する熱可塑性が軟化しても、セルフアライメントが働くため、光学素子の位置がずれることがない。

【0166】また、本発明の光学素子実装用基板では、光学素子を、ソルダーレジスト層の光学素子取り付け位置に形成した凹部に、低融点金属をリフローし固定してある。このリフローの際に低融点金属によるセルフアライメントが働き、ICチップ実装用基板に対して光学素子を適正に位置決めできている。従って、光導波路、光ファイバ等の光路に対して光学素子を正しく位置合わせすることが可能であり、損失を発生させることなく光信号を送受できる。

【図面の簡単な説明】

【図 1】 (A) ～ (E) は、第 1 実施例に係る ICチップ実装用基板の製造方法における光学素子挿入用基板を作製する工程を模式的に示す部分断面図である。

【図 2】 (A) ～ (D) は、第 1 実施例に係る ICチップ実装用基板の製造方法における光学素子挿入用基板を作製する工程を模式的に示す部分断面図である。

【図 3】 (A) ～ (E) は、第 1 実施例に係る ICチップ実装用基板の製造方法におけるパッケージ基板を作製する工程の一部を模式的に示す部分断面図である。

【図 4】 (A) ～ (E) は、第 1 実施例に係る ICチップ実装用基板の製造方法におけるパッケージ基板を作製する工程の一部を模式的に示す部分断面図である。

【図 5】 (A) ～ (D) は、第 1 実施例に係る ICチップ実装用基板の製造方法におけるパッケージ基板を作製する工程の一部を模式的に示す部分断面図である。

【図 6】 (A) ～ (C) は、第 1 実施例に係る ICチップ実装用基板の製造方法におけるパッケージ基板を作製する工程の一部を模式的に示す部分断面図である。

【図 7】 (A) ～ (C) は、第 1 実施例に係る ICチップ実装用基板の製造方法におけるパッケージ基板を作

製する工程の一部を模式的に示す部分断面図である。

【図 8】 (A) ～ (C) は、第 1 実施例に係る ICチップ実装用基板の製造方法の一部を模式的に示す部分断面図である。

【図 9】 (A)、(B) は、第 1 実施例に係る ICチップ実装用基板の製造方法の一部を模式的に示す部分断面図である。

【図 10】 (A)、(B) は、第 1 実施例に係る ICチップ実装用基板の製造方法の一部を模式的に示す部分断面図である。

【図 11】 第 1 実施例に係る ICチップ実装用基板の一部を模式的に示す部分断面図である。

【図 12】 第 1 実施例に係る ICチップ実装用基板に ICチップを搭載し、ドータボードに取り付けた状態を模式的に示す部分断面図である。

【図 13】 (A) は半田ペースト取り付け前の発光素子の側面図及び底面図であり、(B) は、半田ペースト取り付け後の発光素子の側面図及び底面図であり、(C) は図 8 (A) の楕円部分を拡大して示す拡大部分断面図であり、(D) は図 8 (B) の楕円部分を拡大して示す拡大部分断面図である。

【図 14】 図 10 (A) に示す ICチップ実装用基板の平面図である。

【図 15】 (A)、(B) は、第 1 実施例の第 1 改変例に係る ICチップ実装用基板の製造方法の一部を模式的に示す部分断面図である。

【図 16】 第 1 実施例の第 2 改変例に係る ICチップ実装用基板の一部を模式的に示す部分断面図である。

【図 17】 第 2 実施例に係る ICチップ実装用基板の一部を模式的に示す部分断面図である。

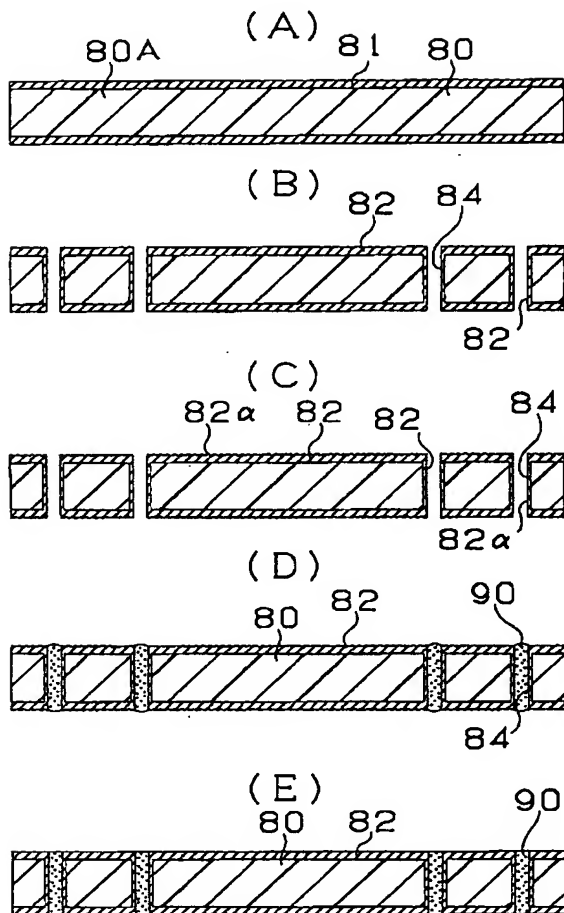
【図 18】 (A) は第 2 実施例の改変例に係る発光素子の側面図及び底面図であり、(B) は、半田ペースト取り付け後の発光素子の側面図及び底面図である。

【符号の説明】

- 10 パッケージ基板
- 12 発光素子
- 12a 発光部
- 14 受光素子
- 14a 受光部
- 15 ソルダーレジスト層
- 15a 開口
- 20 ICチップ実装用基板
- 16 光導波路
- 17 端子
- 18 光導波路
- 22 層間樹脂絶縁層
- 23 めっきレジスト
- 30 基板
- 32 銅箔
- 36 スルーホール

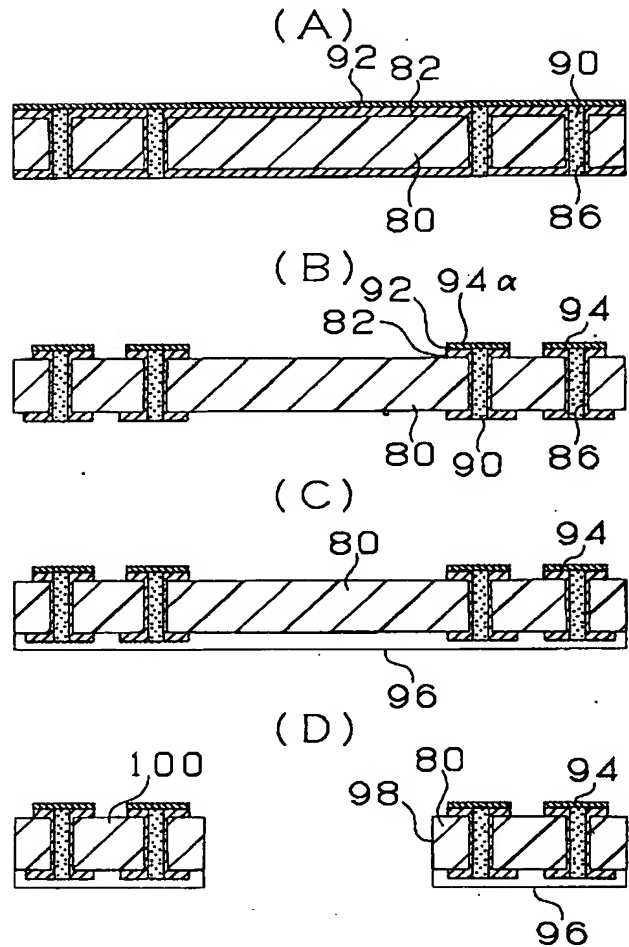
- 40 樹脂充填層
 50 層間樹脂絶縁層
 58 パイアホール
 60 導体回路
 62 ソルダーレジスト層
 62a 開口
 70 半田
 70γ 半田ペースト

【図1】

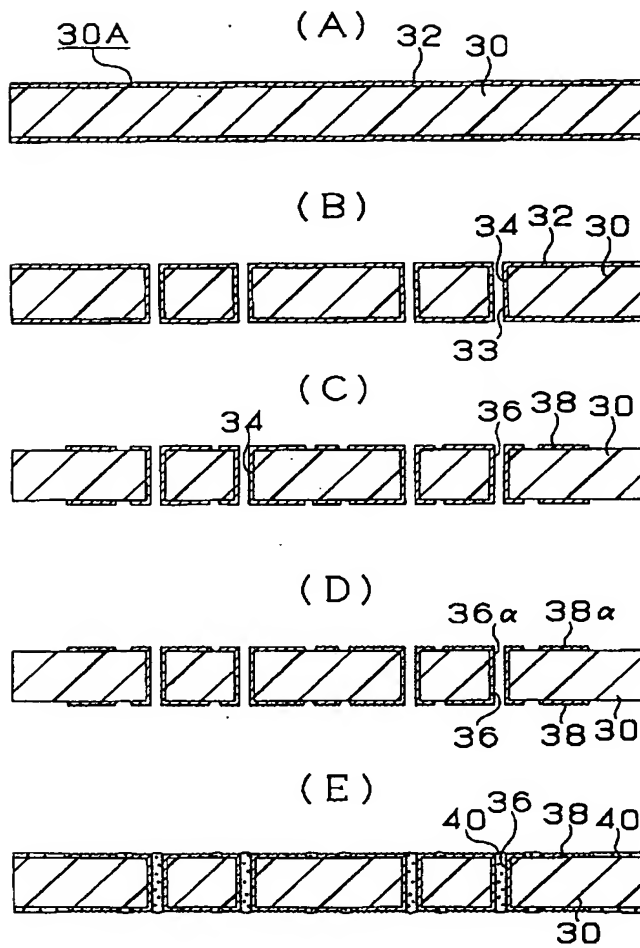


- 79U、79D 半田バンプ
 94 蓋めつき層
 98 貫通孔
 100 光学素子挿入用基板
 102 ICチップ
 108 ドータボード
 160 導体回路 (金属パッド)

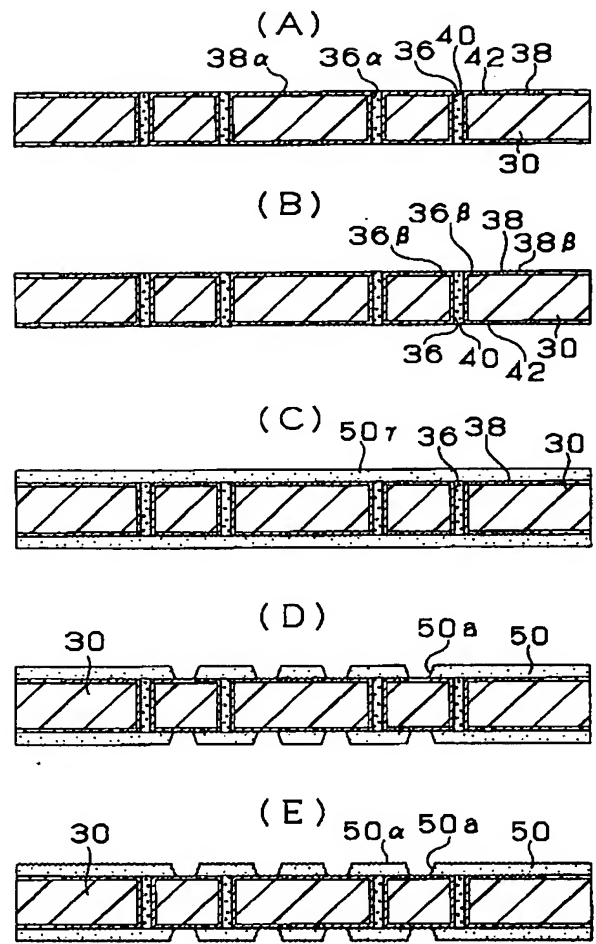
【図2】



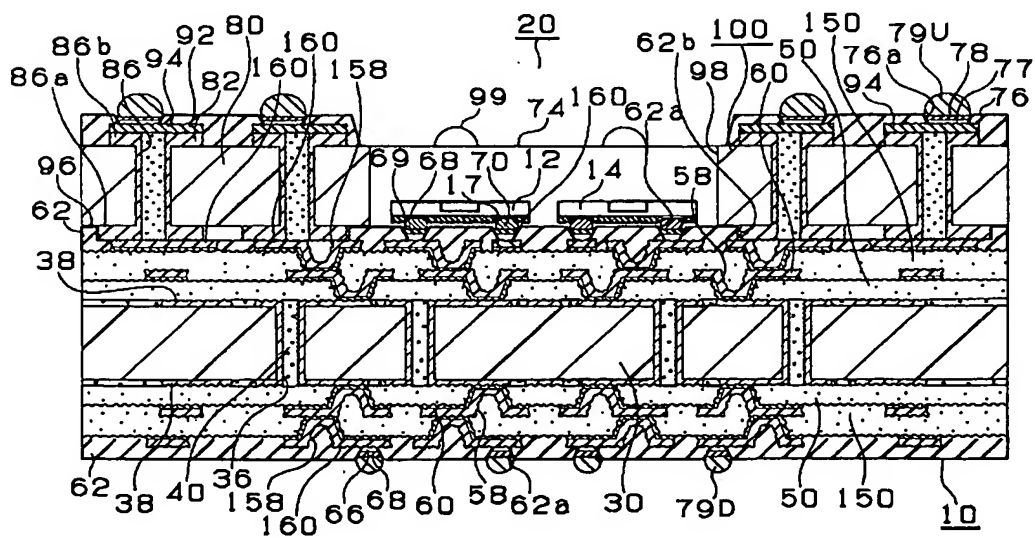
【図 3】



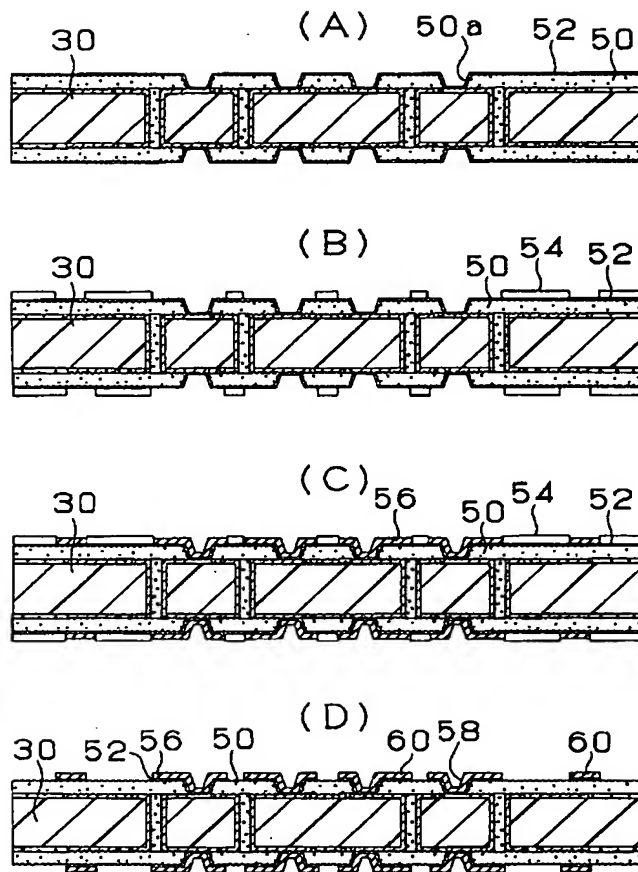
【図 4】



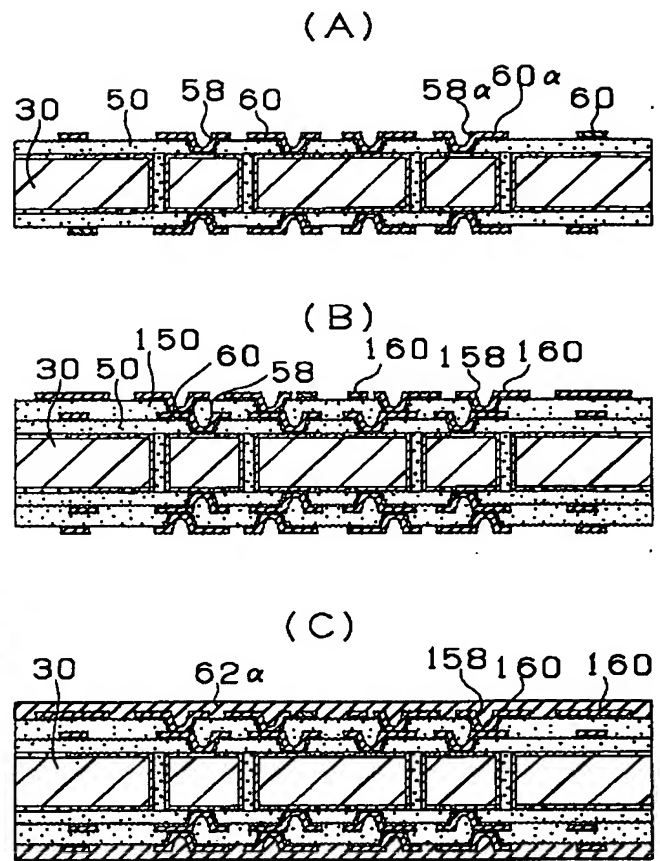
【図 11】



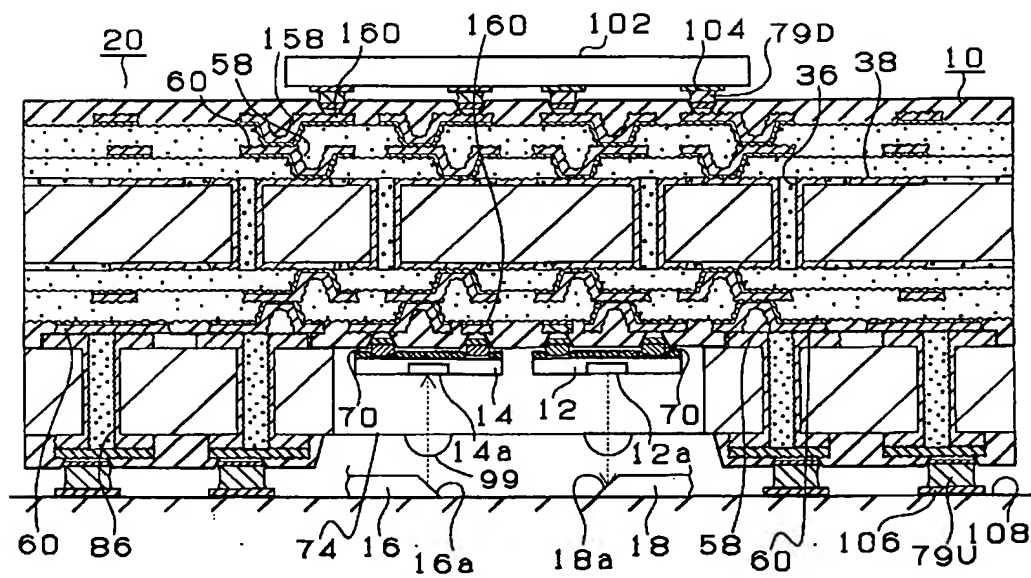
【図5】



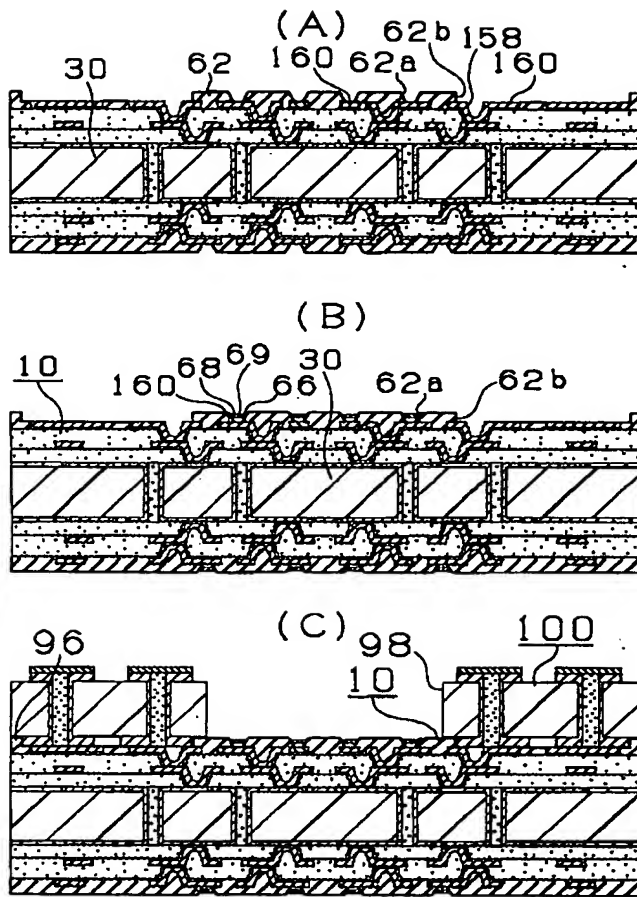
【図6】



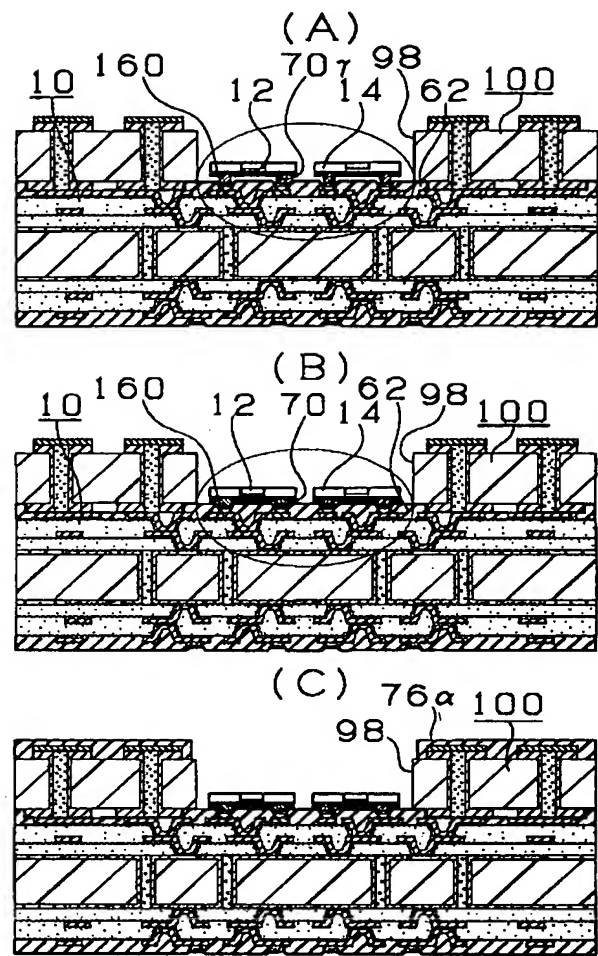
【図12】



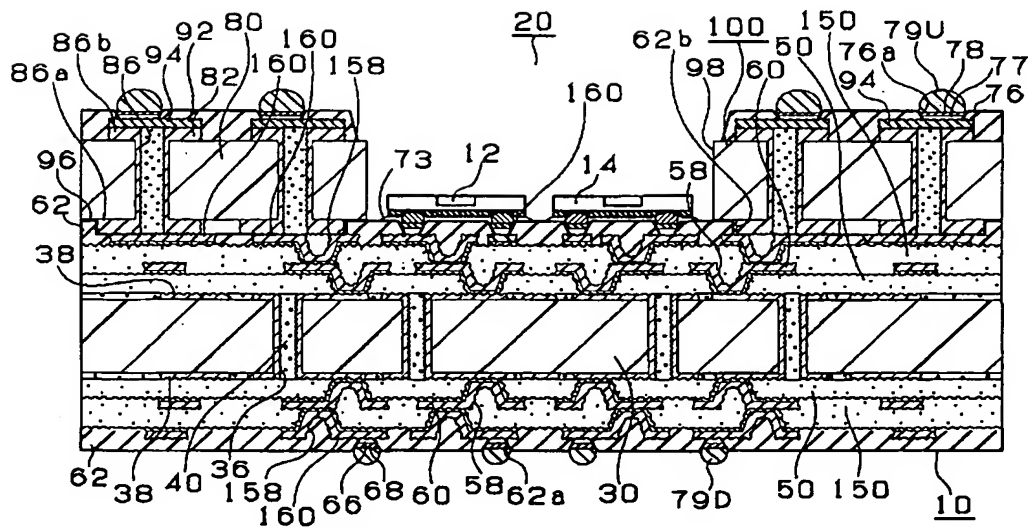
【図 7】



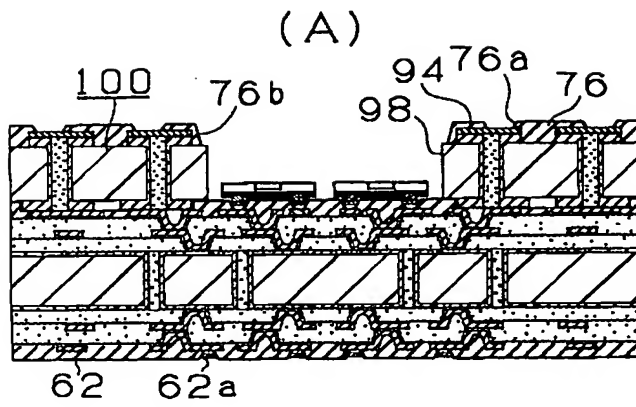
【図 8】



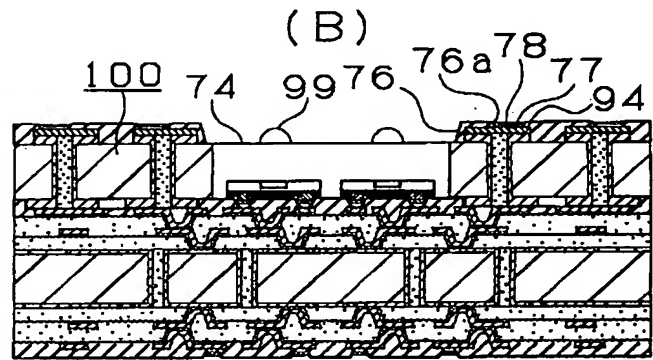
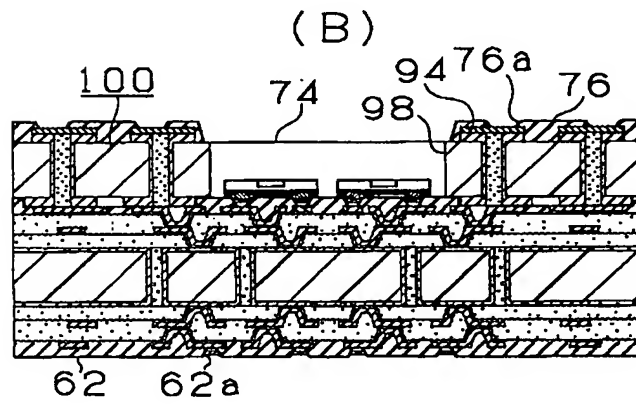
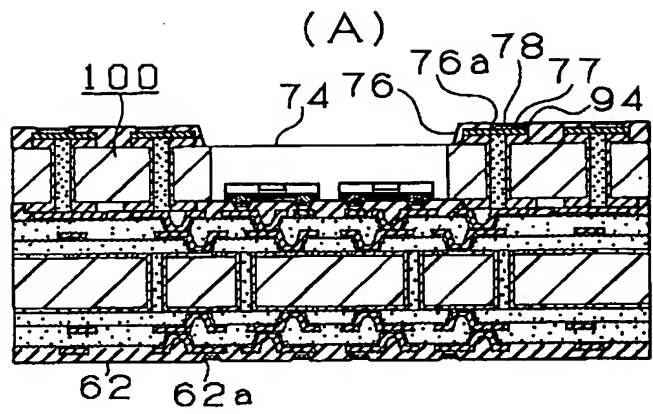
【図 16】



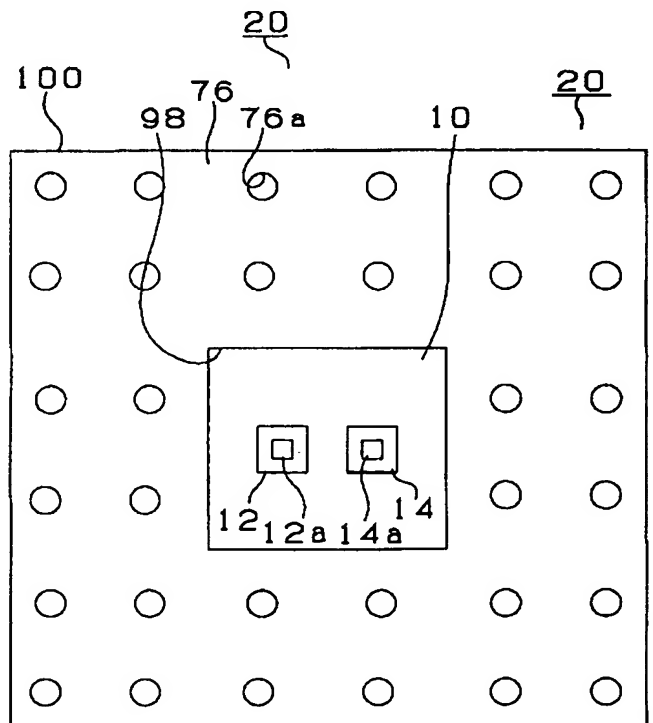
【図9】



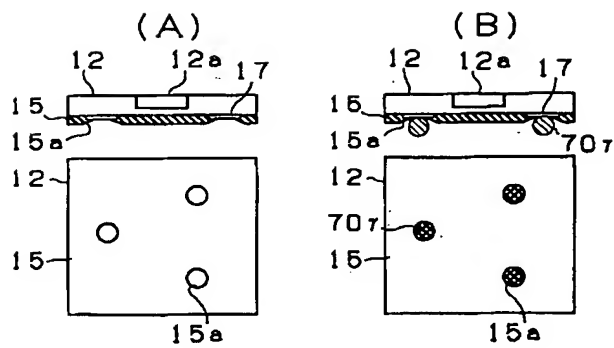
【図10】



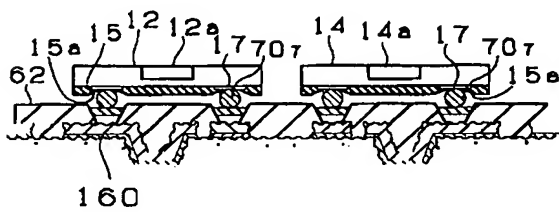
【図14】



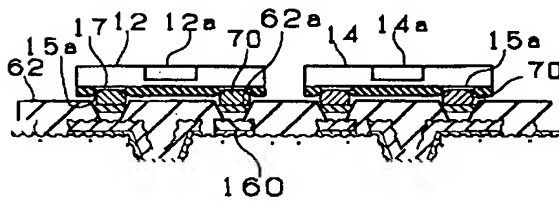
【図13】



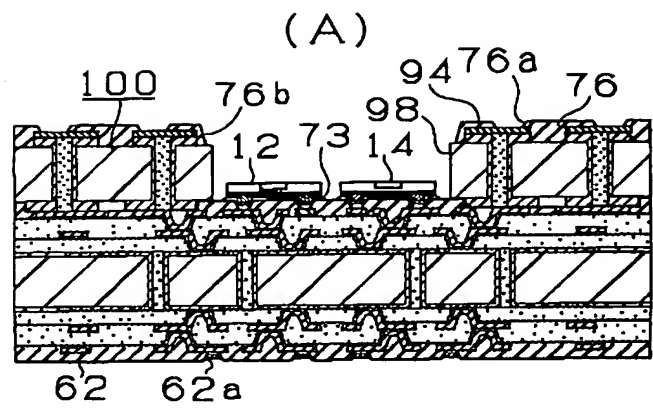
(C)



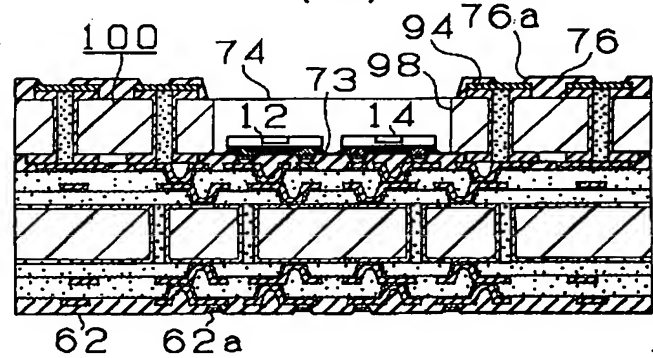
(D)



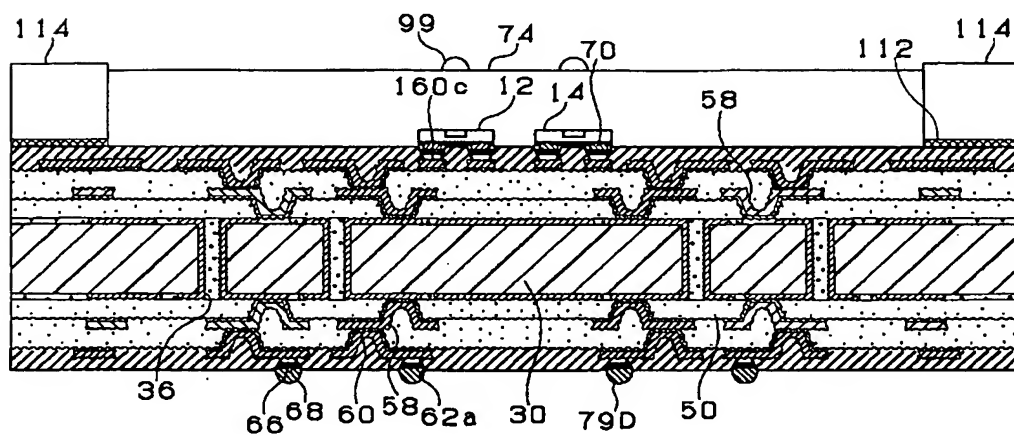
【図15】



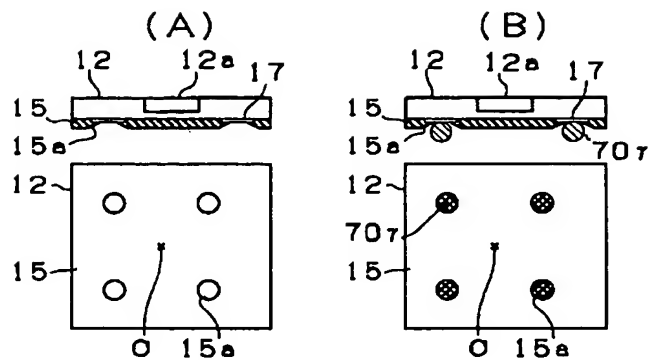
(B)



【図17】



【図18】



フロントページの続き

(51) Int. Cl. 7

H05K 7/12

識別記号

F I

H01L 31/02

テーマコード* (参考)

B

(72) 発明者 田中 宏徳

岐阜県揖斐郡揖斐川町北方1-1 イビデ
ン株式会社内

F ターム (参考) 4E353 AA07 BB05 CC20 CC32 DD11
DR01 DR24 EE01 EE03 GG09
5E319 AA10 AB05 AC11 BB01 BB12
CC22 CC61 GG09
5E336 AA04 AA08 BB03 BC25 CC32
CC57 EE03 GG09
5F073 AB16 AB28 BA01 CA17 FA05
FA15 FA23 FA30
5F088 BA16 BA20 BB01 EA06 EA11
EA16 EA20 GA02 GA09 GA10
JA06 JA09 JA14 LA01

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record.**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.